

Bakalářská práce



České
vysoké
učení technické
v Praze

Fakulta elektrotechnická
Katedra mikroelektroniky

Zdroj 5 kV / 4 mA řízený procesorem

Ladislav Havlát

2014

Vedoucí práce: Ing. Lubor Jirásek, CSc.

České vysoké učení technické v Praze
Fakulta elektrotechnická

katedra mikroelektroniky

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: **H A V L Á T Ladislav**

Studijní program: Komunikace, multimédia a elektronika
Obor: Aplikovaná elektronika

Název tématu: **Zdroj 5 kV / 4 mA řízený procesorem**

Pokyny pro vypracování:

1. Prostudujte dostupnou literaturu týkající se napájecích zdrojů vysokého napětí.
2. Na základě 1) navrhnete a realizujete zdroj vysokého napětí 0 V - 5 kV.
3. Proveďte ověřovací měření.
4. Zhodnoťte dosažené výsledky.
5. Navrhnete případné další změny zapojení.
6. Zařízení zůstane v majetku zadávajícího pracoviště.
7. Publikování výsledků dosažených v této práci je možné pouze se svolením zadavatele.

Seznam odborné literatury:

- [1] Krejčířík, A.: Napájecí zdroje I. - III., BEN, Praha 2003 a další vydání.
- [2] Aplikační poznámky fy Texas Instrument
- [3] Aplikační poznámky fy IR
- [4] Balogh, L.: Design and Application Guide for High Speed MOSFET Gate Drive Circuits.
(www.ti.com/lit/ml/slup169/slup169.pdf), leden 2014.

Vedoucí: **Ing. Lubor Jirásek, CSc.**

Platnost zadání: 31. 8. 2015



Prof. Ing. Miroslav Husák, CSc.
vedoucí katedry



Prof. Ing. Pavel Ripka, CSc.
děkan

V Praze dne 29. 1. 2014

Prohlášení

Prohlašuji, že jsem bakalářskou práci *Zdroj 5 kV / 4 mA řízený procesorem* zpracoval samostatně s přispěním vedoucího práce a používal jsem pouze literaturu uvedenou na konci práce. Souhlasím se zapůjčováním práce a jejím zveřejňováním.

V Praze dne 23. 5. 2014.

.....

Abstrakt / Abstract

Tato bakalářská práce se zabývá možnostmi realizace spínaného zdroje vysokého napětí pro laboratorní použití.

V teoretické části jsou vymezeny základní pojmy z oblasti spínaných napájecích zdrojů a analyzovány jejich základní topologie včetně odvození matematických vztahů potřebných pro jejich řízení. Dále jsou identifikovány jejich výhody a nevýhody pro danou konstrukci, na jejichž základě je zvolen jednočinný blokující zdroj typu Flyback.

V konstrukční části je detailně popsán postup konstrukce zdroje s důrazem na praktickou realizaci prototypu.

V závěru je práce doplněna výsledky měření prototypu zdroje a zhodnocením schůdnosti této metody řízení.

This bachelor thesis studies possible ways of construction of a high voltage switching mode power supply for laboratory use.

The theoretical part covers fundamental principles in theory of switching mode power supplies. Important equations needed for controlling of such power supply are derived, identifying particular pros and cons of each topology for given purpose.

The construction part provides detailed proceedings in the construction of a high voltage Flyback power supply, emphasizing practical implementation of a prototype.

Measurement results and an evaluation of feasibility of such power supply is covered in the conclusion.

Obsah /

1 Úvod	1
2 Teoretická část	2
2.1 Spínaný zdroj	2
2.2 Součásti spínaných zdrojů	2
2.2.1 Indukčnosti a magnetické materiály	3
2.2.2 Výkonové spínací prvky a jejich řízení	4
2.3 Topologie spínaných zdrojů	6
2.3.1 Definice pojmů	6
2.3.2 Akumulace energie ve zdrojích s indukčností	7
2.3.3 Jednočinný propustný měnič (Buck)	8
2.3.4 Dvojčinný propustný měnič (Push-Pull)	11
2.3.5 Buck-Boost invertor	13
2.3.6 Izolovaný blokující jednočinný měnič (Flyback) ..	15
2.4 Řízení spínaného zdroje	16
3 Konstrukční část	17
3.1 Výběr topologie	17
3.1.1 Propustný dvojčinný zdroj	17
3.1.2 Dvojčinný zdroj s kapacitním násobičem	18
3.1.3 Jednočinný blokující zdroj (Flyback)	18
3.2 Návrh měniče typu Flyback	18
3.2.1 Časování spínače	19
3.2.2 Výkony, proudy a indukčnosti vinutí	19
3.2.3 Návrh magnetického jádra a vinutí	20
3.2.4 Mechanická konstrukce transformátoru	21
3.3 Návrh vstupních obvodů	22
3.3.1 Primární spínací obvod	22
3.3.2 Budicí obvod spínacího tranzistoru	22
3.3.3 Vstupní filtr	23
3.4 Návrh výstupních obvodů	23
3.4.1 Usměrnovací dioda	23
3.4.2 Výstupní kondenzátor a předzátěž	24
3.5 Zdroj referenčního napětí	25
3.6 Napěťová zpětná vazba	27
3.6.1 Izolační zesilovač	27
3.6.2 Výběr a výpočet součástek	28
3.6.3 Simulace zesilovače v prostředí PSpice	30
3.7 Snímač proudového omezení	30
3.8 Pomocné obvody	33
3.8.1 Ochranné obvody	33
3.8.2 Kontrola vstupního napětí	33
3.8.3 Programovací rozhraní	34
3.8.4 Komunikační rozhraní	34
3.8.5 Komunikační protokol	34
3.9 Řídicí mikrokontrolér	35
3.9.1 A/D převodník a analogové komparátory	36
3.9.2 Modul PSC	36
3.10 Řídicí program	38
3.10.1 Základní principy	38
3.10.2 Zpětnovazební regulátor	39
3.10.3 Funkce A/D převodníku	40
3.10.4 Implementace komunikačního protokolu	40
3.11 Návrh desky plošných spojů	41
3.11.1 Problematika zemnění na DPS	41
3.11.2 Vysokonapěťová část	42
3.12 Mechanická konstrukce zdroje	42
3.13 Ovládací PC program	42
3.13.1 Koncepce ovládání	42
4 Měření	43
4.1 Měření zatěžovací charakteristiky	43
4.2 Naměřené časové průběhy	43
5 Závěr	46
Literatura	47
A Výstupy simulací	49
A.1 Izolační zesilovač napěťové zpětné vazby	49
A.2 Kapacitní násobič napětí	52
B Komunikační protokol	53
B.1 Kódy příkazů a jejich význam	53
B.2 Kódy odpovědí a jejich význam	53
C Schémata	55

Tabulky / Obrázky

3.1.	Zadané parametry zdroje	17
3.2.	Parametry IRF840	22
3.3.	Zapojení konektoru komunikačního rozhraní	35
3.4.	Struktura packetu komunikačního protokolu.	35
3.5.	Zesílení ZV dle šířky pulsu.	39
2.1.	Model MOSFET ve spínacím režimu.	5
2.2.	Příklad řešení budiče MOSFET... ..	5
2.3.	Obvod Bootstrap	6
2.4.	Schéma snižujícího propustného měniče	8
2.5.	Analýza propustného spojitého měniče	8
2.6.	Analýza propustného nespojitého měniče	10
2.7.	Schéma jednočinného propustného měniče s transformátorem ..	12
2.8.	Schéma dvojčinného propustného měniče	12
2.9.	Analýza dvojčinného propustného měniče	13
2.10.	Schéma blokujícího invertoru	13
2.11.	Analýza spojitého invertoru	14
2.12.	Analýza nespojitého invertoru. ..	15
2.13.	Schéma měniče Flyback	16
3.1.	Blokové schéma TL431	26
3.2.	Zapojení TL431	26
3.3.	Schéma linearizovaného optočlenu.	27
3.4.	Analýza izolačního zesilovače. ...	30
3.5.	Snímač proudu s rezistorem	31
3.6.	Snímač proudu s transformátorem	32
3.7.	Snímač primárního proudu	33
3.8.	PWM - Four Ramp Mode	37
3.9.	PWM - One Ramp Mode	38
3.10.	Blokové schéma ZV regulátoru ..	39
4.1.	Změřená zatěžovací charakteristika	43
4.2.	Časové proběhy ve zdroji	44
4.3.	Časové proběhy ve zdroji	44
4.4.	Časové proběhy ve zdroji	45
A.1.	Simulace izolačního zesilovače ...	50
A.2.	Simulace izolačního zesilovače ...	50
A.3.	Simulace izolačního zesilovače ...	51
A.4.	Simulace izolačního zesilovače ...	51

Seznam použitých zkratk a symbolů

AVR	<i>Advanced RISC</i> , rodina mikrokontrolérů fy Atmel.
CMOS	<i>Complementary Metal Oxide Silicon</i> , řada logických obvodů.
MCU	Mikrokontrolér.
PWM	Pulsně šířková modulace.
RISC	<i>Reduced instruction set computing</i> . Typ instrukční sady MCU.
SPI	<i>Serial peripheral interface</i> .
TTL	<i>Transistor-transistor logic</i> , řada logických obvodů.
UART	<i>Universal asynchronous receiver/transmitter</i> .

A_g	m^2	Efektivní průřez vzduchové mezery.
A_L	H/n^2	Součitel indukčnosti cívky.
B_s	T	Saturační magnetická indukce.
C	F	Elektrická kapacita.
C_{GD}		Kapacita Gate-Drain tranzistoru MOSFET.
C_{GS}		Kapacita Gate-Source tranzistoru MOSFET.
CTR	—	<i>Current transfer ratio</i> , proudový přenos optočlenu.
ESR	Ω	Ekvivalentní sériový odpor kondenzátoru.
ESL	H	Ekvivalentní sériová indukčnost kondenzátoru.
i	A	Elektrický proud (okamžitá hodnota).
I		Elektrický proud (střední hodnota).
I_D		Maximální proud drainu MOSFET.
I_{FAV}		Maximální střední propustný proud diodou.
I_{pk}		Elektrický proud (špičková hodnota).
I_{out}		Střední hodnota výstupního proudu.
L	H	Indukčnost.
l_g	m	Délka vzduchové mezery.
N	—	Počet závitů cívky.
p	—	Převod transformátoru.
$\mathcal{R}$	$A \cdot z/H$	Reluktance, magnetický odpor.
R	Ω	Elektrický proud.
$R_{DS,on}$		Odpor kanálu MOSFET v sepnutém stavu.
t	s	Čas ve významu časové souřadnice.
t_{rr}		Čas závěrného zotavení polovodičové diody.
T		Délka pracovní periody zdroje.
u	V	Elektrické napětí (okamžitá hodnota).
U		Elektrické napětí (střední hodnota).
U_F		Napětí na diodě v propustném směru.
U_{rrm}		Maximální závěrné napětí diody.
$U_{DS,max}$		Maximální blokovací napětí MOSFET.
U_{out}		Střední hodnota výstupního napětí.
μ_i	—	Počáteční relativní permeabilita materiálu.
τ	s	Časový interval.
τ_{on}		Délka nabíjecí části pracovní periody.
τ_{off}		Délka vybíjecí části pracovní periody.

Kapitola 1

Úvod

Tato bakalářská práce se zabývá konstrukcí vysokonapětového spínaného stabilizovaného zdroje, určeného pro laboratorní použití.

Teoretická část se zabývá vymezením základních pojmů a principů, se kterými se u spínaných zdrojů setkáváme. Bude vysvětlena funkce spínaného zdroje, vyjmenovány jeho nezbytné součásti a jejich role v obvodovém zapojení. Jednotlivé používané topologie spínaných zdrojů budou analyzovány z hlediska závislostí mezi obvodovými a časovými veličinami a budou identifikovány výhody a nevýhody každého zapojení pro daný účel.

Konstrukční část se věnuje praktické konstrukci zdroje vybrané topologie s důrazem na realizaci funkčního prototypu. Postupně budou probírány jednotlivé funkční bloky přístroje, zvažována jejich možná konstrukční řešení a provedeny veškeré potřebné výpočty.

Závěrem budou prezentovány výsledky ověřovacích měření na sestaveném prototypu a zhodnocena praktická proveditelnost takové konstrukce.

Kapitola 2

Teoretická část

2.1 Spínaný zdroj

Spínané zdroje, nebo též spínané měniče, jsou v současnosti stále populárnější metoda regulace napětí či výkonu. Používají se jak v oblasti spotřební elektroniky (v téměř každém moderním domácím spotřebiči jej nalezneme na místě síťového transformátoru), tak i v průmyslu – jmenujme spínané frekvenční měniče pro regulaci asynchronních motorů nebo svářečí invertory, konstruované jako výkonné dvojčinné zdroje malého napětí.

Princip spínaného zdroje spočívá v generování vysokofrekvenčního proudu, který může být transformován, je opět usměrněn a vyhlazen. Pracovní frekvence bývá v desítkách kHz až jednotkách MHz. Při této frekvenci stačí podstatně menší filtrační kapacita a indukčnost k dosažení malého zvlnění, než je tomu u klasického síťového zdroje pracujícího s průmyslovou frekvencí 50 Hz. Všechny výkonové polovodičové prvky jsou provozovány ve spínacím režimu, což zaručuje vysokou účinnost a snižuje nároky na chlazení. Vysoká pracovní frekvence navíc při volbě vhodného materiálu jádra transformátoru (obvykle ferit) zmenšuje potřebný průřez jádra i počet závitů vinutí. Zdroje jsou tedy i při velkých výkonech velmi kompaktní. Různé topologie zapojení umožňují napětí zvyšovat, snižovat, případně i téměř bezztrátově plynule regulovat, což z nich dělá ideální kandidáty pro použití v zařízeních napájených bateriemi, kde je nutné šetřit energií, jak je to jen možné.

Mezi hlavní nevýhody spínaných zdrojů patří poměrně velká složitost zapojení proti tradičnímu řešení se síťovým transformátorem¹⁾ a při nedůsledném návrhu mohou být zdrojem elektromagnetického rušení. Velké síťové spínané zdroje bez patřičné kompenzace (PFC) zatěžují síť nízkým účínkem a způsobují deformaci sinusového průběhu v rozvodné síti. Vysoká pracovní frekvence a obdélníkový průběh proudu také klade větší nároky na dynamické parametry použitých součástek, zvláště spínacích prvků (tranzistorů), usměrňovacích diod na výstupu a filtračních kondenzátorů.

Obrovský rozvoj spínaných zdrojů umožnily především moderní polovodičové spínací součástky, výkonové unipolární tranzistory. Proti klasickým bipolárním tranzistorům mají výhodu nepatrného propustného odporu v sepnutém stavu (běžně desítky mΩ) a tudíž malých ztrát. Také řídicí obvody dnes najdeme ve formě kompletních integrovaných obvodů, obsahujících PWM modulátor, obvody zpětné vazby i proudového omezení v jedné součástce, například známý UC3845 pro jednočinné měniče nebo TL494 pro výkonné dvojčinné zdroje formátu ATX v osobních počítačích.

2.2 Součásti spínaných zdrojů

Spínaný zdroj musí vždy obsahovat tyto základní součásti:

■ spínací prvek

Úkol spínacího prvku je převést vstupní stejnosměrné napětí na přerušovaný signál obdélníkového tvaru. V závislosti na topologii zdroje může mít stejnosměrnou složku (v jednočinných zdrojích) nebo může být střídavý (ve dvojčinných zdrojích). Ideální spínací prvek se nachází vždy v jednom ze dvou stavů:

- a) sepnutém, kdy je na něm nulové napětí a protéká plný proud.

¹⁾ I když například moderní integrované obvody řady *TOPSwitch* fy Power Integrations umožňují sestavit spínaný zdroj s minimálním počtem podpůrných součástek.

b) rozepnutém, kdy je na něm maximální napětí a proud je nulový.

Protože ztrátový výkon je roven součinu napětí a proudu, je zřejmé, že ideální spínač je bezztrátový. Prostřednictvím spínače je zdroj řízen. Používá se buď řízení změnou frekvence spínání nebo změnou doby sepnutí.

U žádné reálné součástky se nevyhneme tepelným ztrátám, musíme je tedy přiměřeně chladit a zvolit takové pracovní podmínky, abychom je minimalizovali. Mezi hlavní zdroje ztrát ve spínačích patří:

- a) nenulový odpor v sepnutém stavu (statické ztráty)
- b) ztráty při spínání a rozpínání (dynamické ztráty)
- c) konečný odpor v rozepnutém stavu (obvykle zanedbatelné)

Spínacím prvčúm se detailně věnuje kapitola 2.2.2.

- **akumulační prvek**

Akumulační prvek dodává energii do zátěže v okamžicích, kdy je přerušen tok ze zdroje. Může být realizován kapacitou nebo indukčností. Zdroje se spínanými kapacitami se používají pro velmi nízké výstupní proudy. Zdroje s indukčnostmi jsou běžné od nejmenších výkonů (jednotky wattů, malá spotřební elektronika) až po extrémně výkonné průmyslové aplikace. Indukčnostmi ve spínaných zdrojích se zabývá kapitola 2.2.1.

- **výstupní filtr**

Od napětového zdroje očekáváme pokud možno co nejmenší výstupní zvlnění, neboli co nejmenší střídavou složku na výstupu. Tu odstraňuje právě výstupní filtr, realizovaný nejčastěji výstupním kondenzátorem, případně Π -filtrem typu C-L-C.

2.2.1 Indukčnosti a magnetické materiály

Běžné spínané zdroje pracují při frekvencích desítek kHz až jednotek MHz. Pracovní frekvenci je nepřímou úměrná řádová indukčnost potřebných cívek, které najdeme na místě akumulacních prvků - jedná se obvykle o hodnoty v řádu μH až mH . Abychom zabránili zbytečným ztrátám ve vinutí, je vhodné snažit se udržet počet závitů co nejnižší. Potřebujeme tedy materiál, který svou permeabilitou zesílí magnetické pole cívky a zvýší její měrnou indukčnost na závit. Pokud je požadavek na galvanické oddělení vstupu a výstupu spínaného zdroje, je nutné navíc zařadit do zapojení vhodný transformátor, který je schopen co nejlépe přenášet energii mezi dvěma galvanicky oddělenými obvody prostřednictvím magnetické vazby mezi dvěma vinutími na společném jádře.

Pro výrobu magnetických jader ve spínaných zdrojích se obvykle používá ferit. Vzhledem k jeho mechanickým vlastnostem (křehký, tvrdý, těžko obrobitelný) se dodává ve formě prefabrikovaných dílů, ze kterých je následně složen magnetický obvod.

Ferit je ferrimagnetický materiál, který se vyznačuje doménovou strukturou, podobně jako feromagnetické železo. Relativní počáteční permeabilita μ_i je poměrně vysoká, řádově tisíce (záleží na konkrétním materiálu). Ferity pro výkonové aplikace mívají nižší μ_i a vyšší saturační magnetickou indukci B_s , filtrační ferity naopak. Volba vhodného materiálu je jedna z klíčových úloh při konstrukci transformátoru pro spínané zdroje. Oxidické práškové složení feritu se projevuje vysokou rezistivitou (stovky Ωcm i více), která je předpokladem pro minimalizaci ztrát vířivými proudy v jádře. B_s je nižší než u feromagnetik, typicky pod 1 T.

Vzhledem k vysoké permeabilitě a poměrně nízké saturační indukci není feritové jádro schopno absorbovat větší množství magnetické energie a snadno se přesyťí; diferenciální permeabilita v oblasti saturace výrazně klesá. To nevadí u feritového transformátoru, který

používá propustný zdroj (viz kap. 2.3.4), neboť jeho úkol zde není akumulace energie, pouze její přenos.

U Flyback transformátoru by tato vlastnost značně omezovala maximální množství energie přenesené v jedné periodě, potažmo výstupní výkon zdroje. Feritový magnetický obvod se proto u těchto zdrojů používá pouze k vytvoření magneticky dobře vodivé cesty, která přivede pole do úzké mezery tvořené vzduchem nebo jiným diamagnetickým materiálem. Ten je díky své linearitě i při velké intenzitě pole schopen uložit téměř veškerou energii magnetického obvodu. Jiný přístup je použití jádra ze železoprachového kompozitu, ve kterém je vzduchová mezera rozprostřena v celém objemu materiálu. Taková jádra však mívají vyšší ztráty.

Veličina popisující magnetický odpor materiálu se nazývá **reluktance**. Platí (viz [5]):

$$\mathcal{R} = \frac{\mathcal{F}}{\Phi} = \frac{I \cdot l}{B \cdot A} = \frac{1}{\mu_0 \mu_r} \cdot \frac{l}{A} \quad (1)$$

kde Φ je magnetický tok průřezem materiálu [Wb] a $\mathcal{F}$ je magnetomotorické napětí v obvodu [A · z].

Vidíme, že reluktance je nepřímo úměrná permeabilitě materiálu, tedy u diamagnetik je vysoká, zatímco u feritu je v tomto případě zanedbatelná. Toho využijeme při návrhu konkrétního magnetického jádra v kapitole 3.2.

2.2.2 Výkonové spínací prvky a jejich řízení

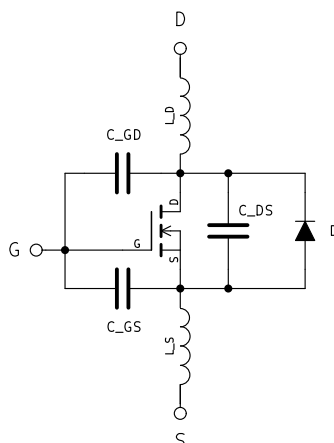
Jak již bylo předesláno v úvodu tohoto oddílu, při návrhu spínače ve zdroji se snažíme co nejvíce přiblížit funkci ideálního spínače známého z teorie obvodů, který je schopen nekonečně rychle přecházet mezi stavy nulového a nekonečného odporu mezi svými svorkami.

V moderních spínaných zdrojích se používají především spínací tranzistory typu Power MOSFET (pod různými obchodními názvy) a bipolární tranzistory s izolovaným hradlem (IGBT). Obě součástky se vyznačují velmi nízkými statickými ztrátami. Větší problém představuje rychlost spínání a rozpínání. V okamžiku sepnutí začíná tranzistorem téci proud, ale napětí na něm je stále relativně vysoké, na tranzistoru tedy může být značný špičkový ztrátový výkon.

Tranzistory musíme také správně dimenzovat, jak z hlediska maximálního blokovacího napětí, tak z hlediska maximálního propustného proudu, neboť jsou často vystaveny napětovým a proudovým špičkám, které vznikají v důsledku parazitních vlastností ostatních komponent. Ke spolehlivé práci obvodu přispívají také vhodné ochranné prvky, jako jsou přepětové diody (transily) a RC(D) články na exponovaných místech obvodu.

Samostatná kapitola je správné buzení řídicí elektrody polovodičových spínačů ([2]). Zabývat se budeme především **ovládáním tranzistoru Power MOSFET**, který je použit v popisovaném spínaném zdroji. Jde o klasický polem řízený tranzistor s izolovaným hradlem, který je ve speciální geometrické struktuře mnohokrát replikován na čipu součástky. Jedná se tedy vlastně o paralelní spojení mnoha jednotlivých miniaturních prvků tak, aby byl dosažen požadovaný propustný proud. Paralelně jsou spojeny také vstupní kapacity C_{GS} , jejichž náboj řídí proud v kanálu tranzistoru – celkem řádově jednotky nF. Vzhledem k velmi vysokým rychlostem spínání, požadovaným pro minimalizaci dynamických ztrát, je zřejmé, že je třeba dodat impulsně značný proud pro nabití nebo vybití kapacity hradla.

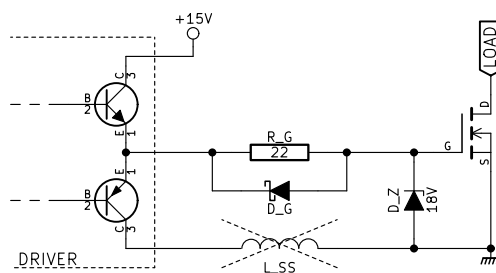
K nepříznivému vlivu vstupní kapacity hradla se dále přidává vliv tzv. Millerovy kapacity mezi elektrodami Gate a Drain. Protože je většinou používána vodivost kanálu typu N a elektroda Source je obvykle připojena k zápornému pólu zdroje z důvodu snadnějšího připojení budiče, pracují tranzistory v režimu se společným Sourcem. Mezi napětím



Obrázek 2.1. Model MOSFET pro analýzu spínacího režimu (převzato z [2]).

na Drainu a Gate je tedy fázový posun 180° a napětí téměř rovné napájecímu napětí silové části. Kapacita C_{GS} se násobí „zesílením“ tranzistoru a zpomaluje sepnutí i rozepnutí tranzistoru (efekt *Miller plateau*, detaily v [2]).

Budicí obvod pro spínač jednočinného zdroje je typicky realizován pomocí dvojice komplementárních bipolárních nebo unipolárních tranzistorů, které jsou schopny dodat dostatečný proud po krátkou dobu nabíjení nebo vybíjení kapacity hradla. Vzhledem k rychle narůstajícímu napětí na Drainu v okamžiku rozepnutí, které se přes Millerovu kapacitu snaží udržet tranzistor otevřený, bývá potřebný větší proud při rozpínání (vybití hradla), než při spínání. Tato asymetrie je dále podpořena vložením Schottkyho diody paralelně k budicímu rezistoru, která eliminuje jeho vliv při rozepnutí. Samotné hradlo je vhodné chránit Zenerovou nebo lavinovou diodou proti napěťovým špičkám, které mohou vznikat v důsledku parazitních indukčností v obvodu. V každém případě je vhodné řídit se doporučením výrobce, který často vhodné zapojení uvádí v katalogovém listu. Výsledné zapojení budiče je na obr. 2.2.



Obrázek 2.2. Příklad řešení budiče tranzistoru MOSFET.

Pro dosažení dostatečné rychlosti nabíjení a vybíjení hradla a kvůli potlačení přechodových jevů je nutné minimalizovat indukčnost zemního i řídicího spoje a celý obvod realizovat na co nejmenší ploše. Referenční zem budiče je třeba připojit přímo na Source tranzistoru i za cenu posunutí potenciálu (např. snímačem proudu) – moderní budicí obvody s touto konfigurací počítají a připouštějí malý rozdíl potenciálů mezi vstupní a výstupní zemí.

Dvojčinný zdroj v konfiguraci plného nebo polovičního můstku vyžaduje navíc plovoucí řízení horního tranzistoru. Pokud zdroj pracuje s relativně vysokým vstupním napětím (usměrněná rozvodná síť), nastává problém se zajištěním vhodného posunutí řídicího napětí horního tranzistoru vzhledem k zemi. Řešení spočívá buď v použití speciálního impulsního budičového transformátoru (případně doplněného vhodným tvarovacím obvodem)

- **Nespojitý režim**, ve kterém zdroj po určitou část periody nepřenáší energii a spoléhá pouze na schopnost výstupního filtru udržet dostatečné napětí na výstupu. Tuto část periody budeme nazývat **neaktivní**.

Dále definujeme několik důležitých veličin a proměnných, společných pro všechny popisované topologie.

- **Měrná nabíjecí doba**, též ekvivalentně **měrná doba sepnutí spínače**, poměr délky sepnutí spínače a periody:

$$D = \frac{\tau_{on}}{T} \quad (2)$$

- **Měrná vybíjecí doba**, poměr délky vybíjení akumulčního prvku

$$d = \frac{\tau_{off}}{T} \quad (3)$$

Vztah mezi měrnou nabíjecí a vybíjecí dobou závisí na pracovním režimu zdroje. Pokud je spojitý, pak platí:

$$\begin{aligned} D + d &= 1 \\ d &= 1 - D \end{aligned} \tag{4}$$

Pokud jde o nespojitý režim, rovnice (4) neplatí, neboť v neaktivní části periody se energie nepřenáší.

- **Proud cívkou** i_L , standardní obvodová veličina, která má ve zdrojích zásadní význam. Lze říci, že přenos energie se realizuje změnami tohoto proudu. Jeho orientace je vždy taková, že kladné znaménko znamená tok proudu ze vstupu měniče.

2.3.2 Akumulace energie ve zdrojích s indukčností

Všechny dále popisované topologie spínaných zdrojů využívají stejného principu dočasného uložení energie do magnetického pole pracovní cívky. Připomeňme vztah obvodových veličin na indukčnosti:

$$\begin{aligned} u &= L \cdot \frac{di}{dt} \\ i &= \frac{1}{L} \int_0^\tau u(t) dt + i(0) \end{aligned} \quad (5)$$

Jak bude ukázáno dále, v těchto zdrojích je indukčnost vždy mezi uzly, které mají po celou periodu alespoň přibližně konstantní napětí. Předchozí diferenciální a integrální rovnici tedy můžeme zjednodušit:

$$\begin{aligned} u &= L \cdot \frac{\Delta i}{\tau} \\ \Delta i &= \frac{U \cdot \tau}{L} \end{aligned} \quad (6)$$

Pokud spínaný zdroj pracuje ve stacionárním stavu (nemění se zátěž, vstupní napětí ani časování spínače), je úhrnná změna proudu cívkou vždy nulová. Celý přírůstek energie magnetického pole je ještě v dané periodě opět odevzdán do zátěže. Matematicky vyjádřeno po dosazení do (6):

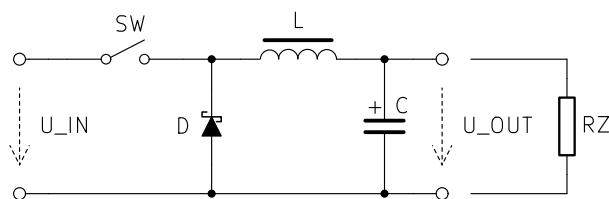
$$\begin{aligned}\Delta i_{on} &= -\Delta i_{off} \\ \frac{U_{on} \cdot \tau_{on}}{L} &= -\frac{U_{off} \cdot \tau_{off}}{L} \\ U_{on} \cdot \tau_{on} &= -U_{off} \cdot \tau_{off}\end{aligned}\quad (7)$$

Z rovnice (7) můžeme učinit dva důležité závěry:

- Pokud byla cívka v nabíjecí části spotřebičem (směr napětí odpovídal směru proudu), ve vybíjecí části se stává zdrojem (proud je spojitá veličina, při zachování kladného směru proudu je na ní záporné napětí).
- Absolutní hodnota součinu $U \cdot \tau$ je pro obě části periody stejná. Tato skutečnost je v literatuře uváděna jako **volt-sekundová rovnováha**, anglicky *volt-second balance*.

2.3.3 Jednočinný propustný měnič (Buck)

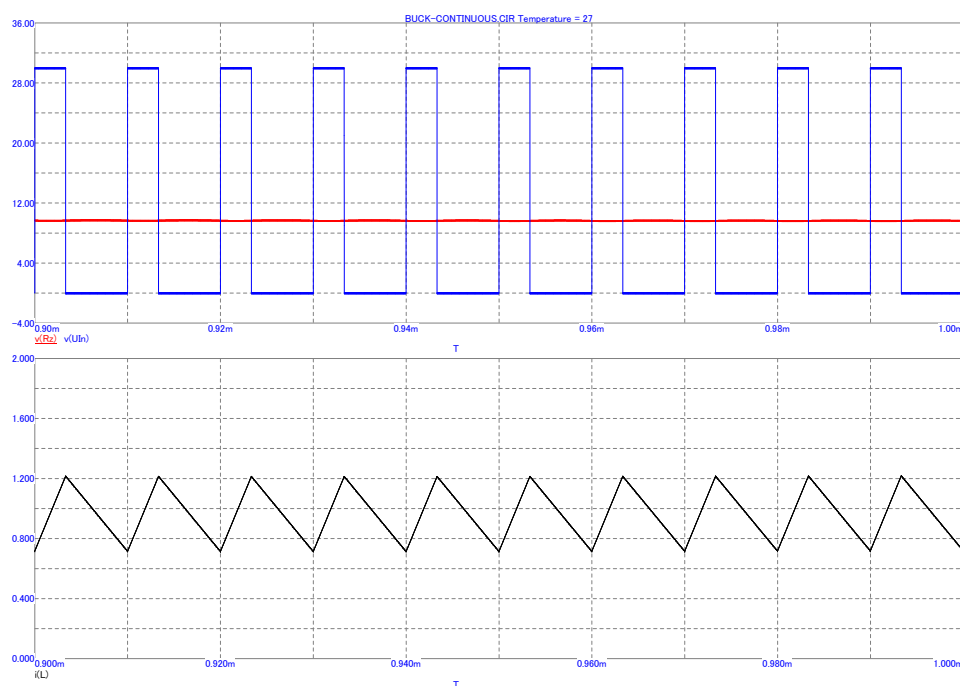
Jednočinný propustný (snižující) měnič je nejjednodušší topologie spínaného zdroje s indukčností. Principiální zapojení tohoto zdroje je na obr. 2.4.



Obrázek 2.4. Snižující propustný měnič.

Celé zapojení je vstupními svorkami připojeno ke zdroji stejnosměrného napětí, například k usměrněné a vyhlazené síti. K výstupním svorkám je připojena zátěž. Úkol zdroje je zajistit konstantní napětí na výstupu, pokud možno nezávisle na připojené zátěži a vstupním napětí.

Obrázek 2.5 ukazuje simulované průběhy napětí za spínačem, napětí na výstupu a proudu i_L v modelu step-down měniče z 30 V na 10 V. Zdroj pracuje ve stacionárním stavu, tj. vstupní napětí je konstantní, a je připojena konstantní odporová zátěž RZ.



Obrázek 2.5. Průběhy v propustném měniči ve spojitém režimu.

Popište nyní děje probíhající v obvodu v jednotlivých částech pracovní periody:

- V nabíjecí části spínač SW sepnut. Cívka L je zapojena mezi dva napěťové zdroje, vstupní zdroj a kondenzátor C. Je na ní napětí $u_{L,on} = U_{in} - U_{out}$. Protože u i L jsou v tomto případě konstantní a kladné, je konstantní a kladná i časová derivace proudu a ten lineárně roste. Zároveň však vstupní proud protéká i na výstup, odtud plyne zařazení zdroje mezi propustné měniče.
- Ve druhé, vybíjecí části se spínač SW rozezne. Indukčnost se „snaží udržet“ protékající proud. Ten teče nulovou diodou D a energie uložená v jádře indukčnosti se vrací do obvodu. Cívka je opět připojena k napěťovému zdroji, tentokrát o napětí $u_{L,off} = -U_{out}$ (kondenzátor C) a i_L lineárně klesá.
- Volitelně (v nejspojitém režimu) může následovat třetí, neaktivní část periody, kdy je spínač SW rozeprt a proud cívkou i_L již klesl na nulu, takže se zavřela i dioda D. Výstupní napětí nyní udržuje pouze kondenzátor C. V reálném obvodu je tento časový úsek charakteristický různými oscilacemi, vznikajícími v rezonančních LC obvodech tvořených indukčností L a parazitními kapacitami spínače a diody.

Pokračujme v úvaze, která vedla k odvození rovnice (7) a dosadme do ní. Známe napětí na cívce v nabíjecí i vybíjecí části periody, stejně jako délky těchto časových intervalů:

$$\begin{aligned}
U_{on} \cdot \tau_{on} &= -U_{off} \cdot \tau_{off} \\
(U_{in} - U_{out}) \cdot DT &= U_{out} \cdot (1 - D)T \\
(U_{in} - U_{out}) \cdot D &= U_{out} \cdot (1 - D) \\
D \cdot U_{in} - D \cdot U_{out} &= U_{out} - D \cdot U_{out} \\
\frac{U_{out}}{U_{in}} &= D
\end{aligned} \tag{8}$$

Výsledný tvar rovnice (8) vede k těmto závěrům:

- Pokud zaručíme, že zdroj během provozu neopustí spojitý režim, závisí poměr výstupního a vstupního napětí pouze na měrné době sepnutí spínače D , nikoli na periodě T , indukčnosti L nebo výstupnímu proudu I_{out} . Zdroj tedy teoreticky nevyžaduje stabilizaci zápornou zpětnou vazbou a při konstantním vstupním napětí je možné jej řídit parametricky.
- Protože platí $\tau_{on} < T$ a tedy $D < 1$, výstupní napětí zdroje je vždy nižší, než vstupní. Proto se nazývá snižující.

Reálně potřebujeme zaručit takový minimální odběr, který odpovídá střídavé složce proudu cívkou Δi_L pro dané časování spínače (nesmí klesnout na nulu). To můžeme zajistit dostatečnou předzátěží, na které však zbytečně maříme elektrickou energii v teplo a snižujeme účinnost zdroje.

Na výstupním napětí zdroje se nevyhneme určitému zvlnění, které se snažíme minimalizovat. Na jeho velikost má zásadní vliv kapacita výstupního kondenzátoru C . Je připojen přímo na výstupní svorky, napětí u_C se tedy rovná výstupnímu. Připomeňme vztah mezi napětím a proudem na kapacitoru:

$$\begin{aligned} i_C &= C \cdot \frac{du_C}{dt} \\ \frac{du_C}{dt} &= \frac{1}{C} \cdot i_C \end{aligned} \quad (9)$$

Integrujme rovnici (9) podle času po dobu jedné pracovní periody.

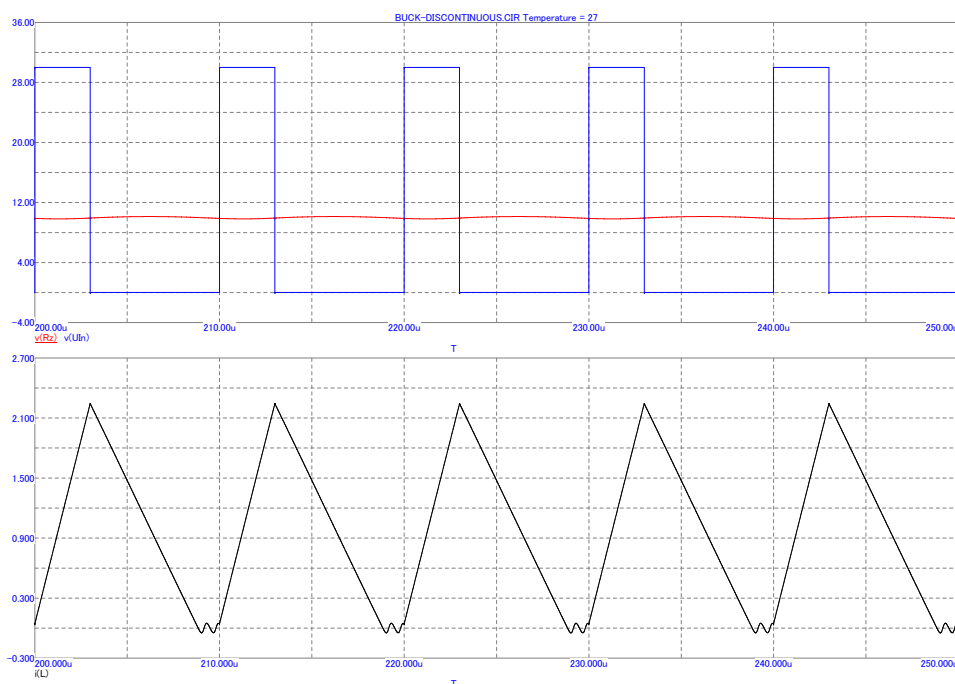
$$\Delta U_C = u_C(T) - u_C(0) = \frac{1}{C} \int_0^T i_C(t) dt \quad (10)$$

Ve stacionárním stavu je napětí na počátku i konci periody stejné, tedy $\Delta U = 0$. Nulový je nutně i časový integrál proudu na pravé straně rovnice (10), který je v tomto případě ekvivalentní střednímu proudu kondenzátorem. Výstupní proud je téměř konstantní (předpokládáme, že zvlnění je malé). Pro střední hodnoty proudu ve výstupním uzlu proto můžeme psát:

$$\begin{aligned}\overline{i_L} &= \overline{i_{out}} + \overline{i_C} \\ \overline{i_L} &= I_{out}\end{aligned}\quad (11)$$

Rovnost (11) platí tím přesněji, čím je kapacita kondenzátoru větší, neboť se snižuje výstupní zvlnění. Dostatečná (ideálně nekonečná) kapacita výstupního kondenzátoru nás opravňuje zanedbat výstupní zvlnění při výpočtu okamžitého napětí na indukčnosti.

Jestliže jsou provozní parametry zvoleny tak, že zdroj pracuje v nespojitém režimu, časové průběhy obvodových veličin jsou podobné těm, které zachycuje obrázek 2.6.

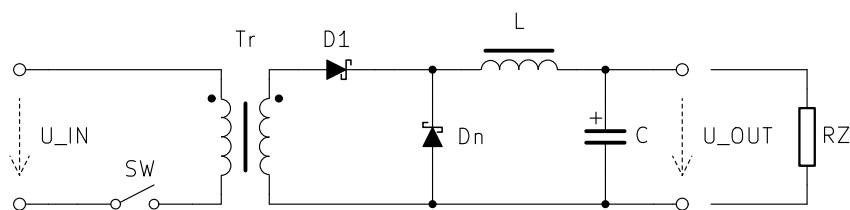


Obrázek 2.6. Průběhy v propustném měniči v nespojitém režimu.

V tomto případě je klíčový parametr špičkový proud cívkou I_{pk} . Vzhledem k tomu, že stále platí rovnice (11), při jeho výpočtu budeme potřebovat požadovaný výstupní proud a parametry časování celé pracovní periody. Z tvaru průběhů geometricky snadno nahlédneme:

$$\overline{i_L} = I_{out} = \frac{1}{2} I_{pk} \frac{\tau_{on}}{T} + \frac{1}{2} I_{pk} \frac{\tau_{off}}{T} = \frac{I_{pk}}{2} (D + d) \quad (12)$$

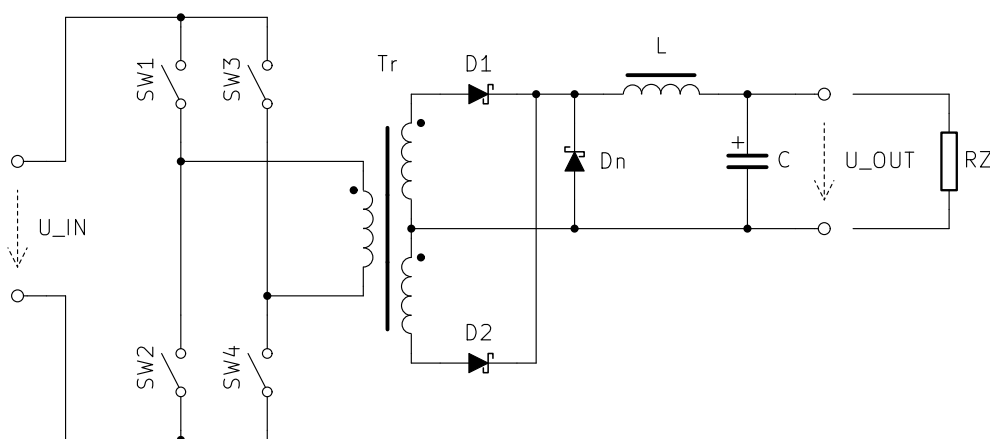
a algebraickou úpravou dostáváme:



Obrázek 2.7. Jednočinný propustný měnič s transformátorem.

Transformátor zde plní svoji běžnou funkci, totiž magnetickou vazbu svých dvou vinutí bez ukládání energie do jádra. Z tohoto důvodu je obvykle navrhován tak (viz [6]), aby byla plně využita maximální hustota magnetického toku v jádře dle zvoleného materiálu. Při jejím překročení by začaly rychle narůstat ztráty a jádro by se začalo silně zahřívat.

Přidáním druhé části sekundárního vinutí a druhé propustné diody získáváme dvojčinnou variantu propustného zdroje, nazývanou *Push-Pull*. Prostudujme vzájemnou orientaci primárního a obou sekundárních vinutí na obr. 2.8. Všechna jsou orientována shodně, napětí na nich je tedy ve fázi.

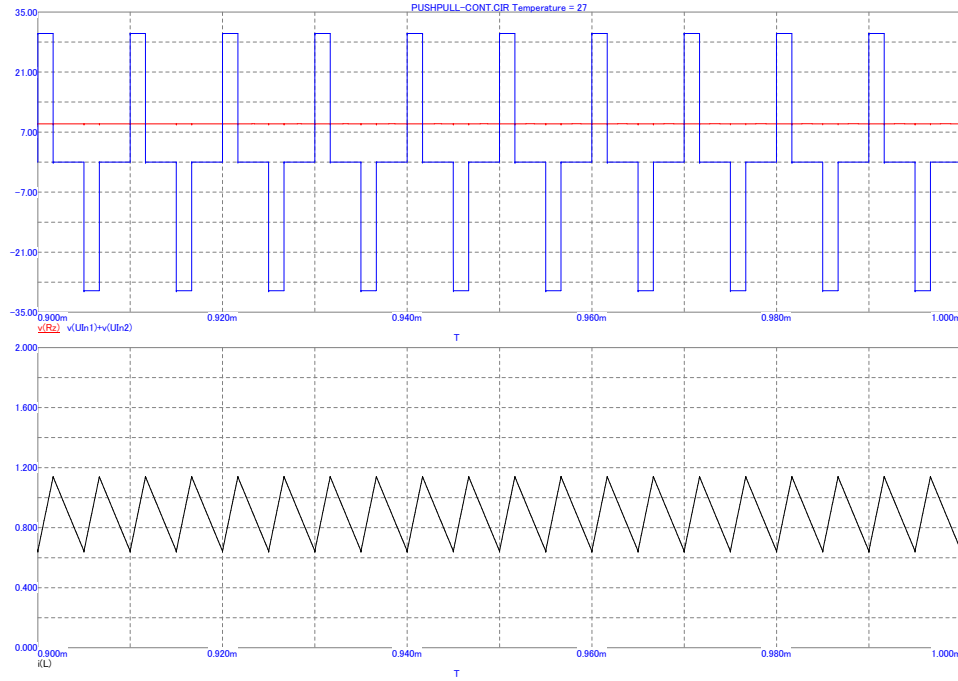


Obrázek 2.8. Dvojčinný propustný měnič.

Primární vinutí bývá buzeno z můstkového spínače. Střídavým spínáním spínačů SW1 a SW4, resp. SW2 a SW3 je generován obdélníkový střídavý signál. Pokud nejsou sepnuty žádné spínače, vinutím neprotéká proud; tato situace je ekvivalentní rozepnutému spínači SW v jednočinném zapojení. Pokud je primární napětí kladné (označený konec vinutí vzhledem k druhému), teče proud přes horní sekundární vinutí a dopřednou diodu D1, cívka L se magnetuje. Pokud je záporné, proud teče přes dolní sekundární vinutí a diodu D2, opět magnetuje cívku stejným směrem. Pokud je můstek rozepnutý, proud teče přes nulovou diodu Dn a cívka se demagnetizuje.

Výhoda tohoto zapojení spočívá především v lepším využití maximální magnetické indukce v jádře. Zatímco jednočinné zapojení magnetuje jádro transformátoru Tr vždy jedním směrem a indukce se tedy pohybuje v intervalu $(0, B_s)$, dvočinné zapojení magnetuje jádro střídavě do obou směrů, indukce se tedy může pohybovat v intervalu $(-B_s, +B_s)$. Při stejné frekvenci tedy přeneseme stejným jádrem dvojnásobné množství energie. Takové zdroje se používají pro nejvyšší výkony v řádech stovek W i více, například svářečské inventory nebo pro řízené napájení motorů v průmyslu.

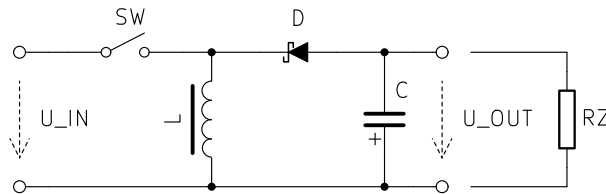
Rízení spínačů v můstku je obtížnější, než jednoduchý spínač v jednočinném zdroji. Je nutné zajistit, aby za žádných okolností nemohlo dojít k současnému sepnutí spínačů SW1 a SW2, resp. SW3 a SW4, neboť by tak zkratovaly vstupní napětí. Podrobněji se problematikou zabývá kapitola 2.2.2.



Obrázek 2.9. Průběhy v dvojčinném propustném měniči ve spojitém režimu.

2.3.5 Buck-Boost invertor

Další příležitostně používané zapojení spínaného zdroje představuje invertor napětí, který vstupní (kladné) napětí převádí na záporné. Schéma je na obrázku 2.10.



Obrázek 2.10. Buck-Boost invertor.

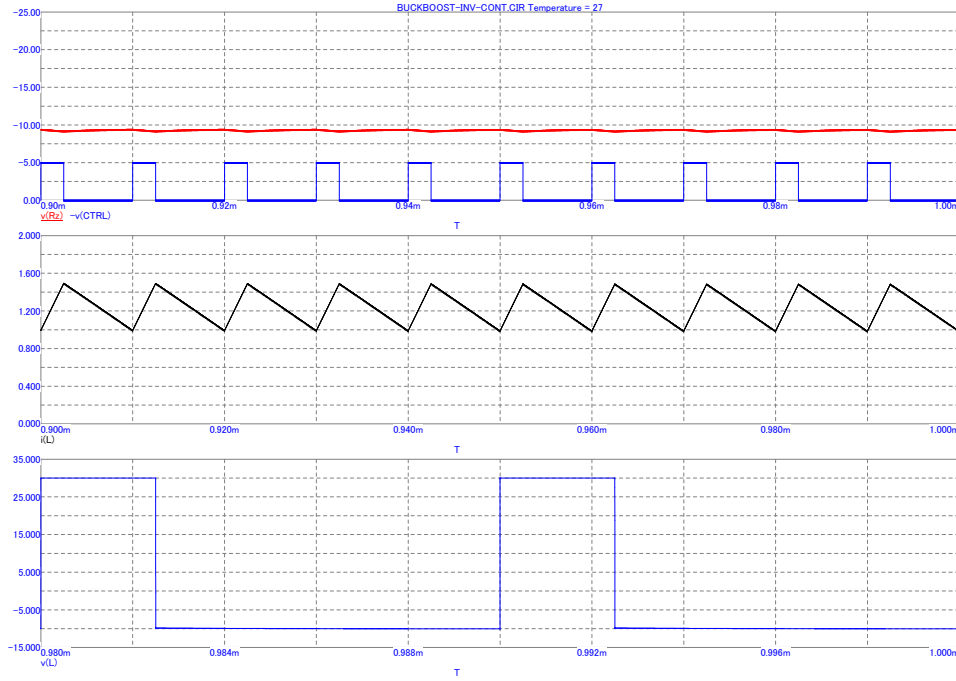
Tato topologie je na rozdíl od předešlých blokující. V první části pracovní periody je spínač SW sepnutý a cívka L připojena přímo na vstupní napětí. Cívkou prochází lineárně narůstající proud a do jádra se ukládá magnetická energie. Ve druhé části pracovní periody se spínač rozeptne a proud prochází výstupním obvodem. Protože se indukčnost snaží udržet původní hodnotu a směr proudu, orientace napětí na ní je opačná a výstupní napětí je záporné.

I tento zdroj může pracovat ve spojitém nebo nespojitém režimu. Průběhy napětí a proudů v modelovém invertoru z 30 V na -10 V **ve spojitém režimu** ukazuje obrázek 2.11.

Při odvozování vztahu mezi časováním a výstupním napětím můžeme opět vyjít z voltsekundové rovnováhy, kterou vyjadřuje rovnice (7). Protože se jedná o spojitý pracovní režim, neexistuje neaktivní část periody a platí rovnice (4):

$$U_{in} \cdot D + U_{out} \cdot (1 - D) = 0$$

$$\frac{U_{out}}{U_{in}} = \frac{-D}{1 - D} \quad (16)$$



Obrázek 2.11. Průběhy v invertor ve spojitém režimu.

Vidíme, že stejně jako u propustného zdroje ve spojitém režimu (kapitola 2.3.3) je poměr výstupního a vstupního napětí závislý pouze na poměru sepnutí spínače, nikoli na indukčnosti nebo zátěži.

Na rozdíl od propustného zdroje však jeho absolutní hodnota může být vyšší i nižší, než U_{in} . Hranice mezi zvyšujícím a snižujícím režimem nastává při $D = 0,5$, kdy se zapojení chová jako jednotkový invertor napětí ($U_{out} = -U_{in}$). S prodlužováním nabíjecí části ($D \rightarrow 1$) výstupní napětí narůstá (teoreticky k nekonečnu). Praktická mez zvyšování napětí je dána dynamickými parametry polovodičových součástek (především diody D).

Průběhy napětí a proudů ve stejném invertoru pracujícím **v nespojitém režimu** zachycuje obrázek 2.12.

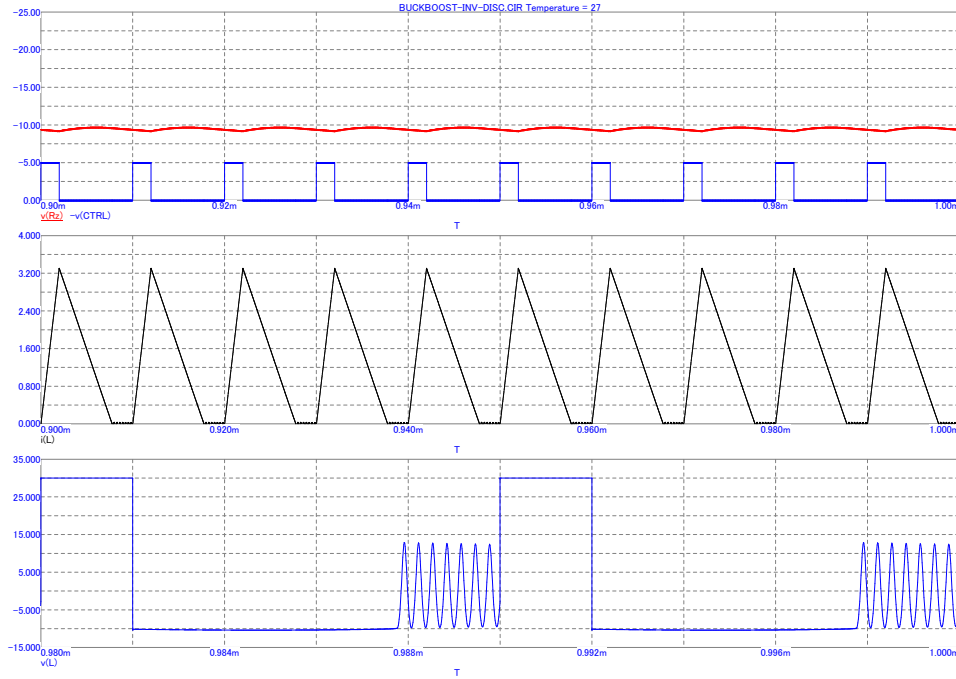
K odvození rovnic pro tuto situaci přistoupíme více prakticky, jako bychom konstruovali skutečný zdroj. Mějme zadáno vstupní napětí U_{in} , výstupní napětí U_{out} , výstupní proud I_{out} a pracovní frekvenci, potažmo délku pracovní periody T . Zbývá navrhnout indukčnost cívky L .

Podívejme se na požadovaný průběh proudu cívkou i_L . Jedná se o blokující měnič, veškerá energie přenesená na výstup tedy musí být v některém okamžiku uložena v magnetickém poli cívky; tomu odpovídá špičkový proud I_{pk} . Náboj odevzdáný z cívky během vybíjecí části periody se pak musí rovnat náboji přenesenému na výstup (kondenzátor C slouží jen k přechodnému uchování během nabíjecí a neaktivní části, viz rovnici (10)). Z tvaru průběhu geometricky určíme

$$I_{out} \cdot T = \frac{1}{2} \cdot I_{pk} \cdot d \cdot T \quad (17)$$

Pro vztah mezi poměrnou délkou nabíjecí a vybíjecí části periody platí již zmiňovaná volt-sekundová rovnováha (rovnice (7)), tedy

$$U_{in} \cdot D = -U_{out} \cdot d$$



Obrázek 2.12. Průběhy v invertoru v nespojitém režimu.

$$d = D \cdot \frac{U_{in}}{U_{out}} \quad (18)$$

K určení potřebného špičkového proudu cívku potřebujeme už pouze poměr sepnutí tranzistoru čili poměrnou délku nabíjecí části periody D . Tu zvolíme tak, aby součet $D + d$ zanechal rozumnou délku neaktivní části, např. 15 %. Dostatečně dlouhá neaktivní část slouží jako regulační rezerva pro zpětnovazební obvody při změnách zátěže. Dosadíme do rovnice (17):

$$I_{pk} = \frac{2 \cdot I_{out}}{d} = \frac{2 \cdot U_{out} I_{out}}{D \cdot U_{in}} \quad (19)$$

Vidíme, že parametry výstupu jsou ve jmenovateli v součinu, který můžeme chápat jako výstupní výkon. Z této skutečnosti plyne nejdůležitější vlastnost každého blokujícího zdroje v nespojitém režimu: jedná se o **zdroj konstantního výkonu**. Jinak řečeno, z hlediska primární strany je lhostejné, zda se jedná o zdroj vysokého napětí při malém proudu nebo naopak. Cívku můžeme navíc rozdělit na dvě na společném jádře, což přinese další zajímavé vlastnosti, jak ukáže kapitola 2.3.6.

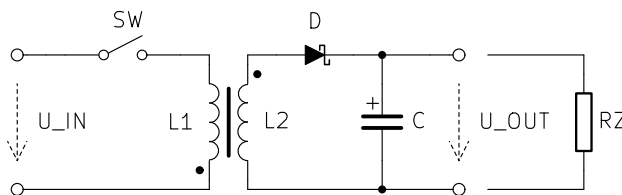
Nyní vypočítáme potřebnou indukčnost cívky. Vyjdeme ze základní rovnice pro cívku připojenou na zdroj konstantního napětí (6), do které dosadíme pro nabíjecí část periody z (19):

$$L = \frac{U_{in} \cdot \tau_{on}}{I_{pk}} = \frac{U_{in} \cdot DT}{I_{pk}} = \frac{U_{in}^2 D^2 T}{2 \cdot U_{out} I_{out}} \quad (20)$$

I pro tento nespojitý režim platí, že výstupní napětí je závislé na odebíraném proudu, je tedy nutná stabilizace zápornou zpětnou vazbou.

2.3.6 Izolovaný blokující jednočinný měnič (Flyback)

Rozdělením pracovní cívky na dvě na společném jádře dostaneme zajímavou topologií spínaného zdroje, nazývanou *Flyback converter*. Je hojně užívaná ve zdrojích malého



Obrázek 2.13. Izolovaný blokující jednočinný měnič (Flyback).

výkonu, jaké najdeme ve spotřební elektronice, malých AC/DC adaptérech a podobně. Principiální zapojení je na obr. 2.13.

Princip činnosti i numerické vztahy jsou stejné jako u vzoru, blokujícího invertoru. Povšimněme si orientace vinutí obou cívek; na rozdíl od propustného izolovaného zdroje (kap. 2.3.4) jsou vinutí orientována opačně. Dvojitá cívka, nazývaná Flyback transformátor, tedy není transformátor v pravém slova smyslu. Jde skutečně o akumulaciční prvek, který v nabíjecí části periody prostřednictvím L1 uloží určitou energii do magnetického pole jádra a ve vybíjecí části ji skrze L2 odevzdá do výstupu. Primární a sekundární obvod jsou galvanicky odděleny. Ukládání energie je důvod, proč je nutné použít feritové jádro se vzduchovou mezerou, jak je detailně vysvětleno v kap. 2.2.1.

Rozdělení cívky nám také poskytuje další „stupeň volnosti“ při návrhu časování zdroje. Pokud bychom potřebovali velký poměr vstupního a výstupního napětí (například zdroj 5 V napájený ze sítě), původní zapojení by vyžadovalo velmi úzké spínací pulsy, které by bylo těžké přesně řídit. Můžeme si pomoci tím, že indukčnost primární cívky L1 navrhujeme podstatně větší. Špičkový proud na obou stranách obvodu se pak transformuje v obráceném poměru indukčností obou cívek. Naopak velkou indukčností sekundární cívky L2 můžeme dosáhnout vysokého napětí při malém proudu, což je přesně případ konstruovaného zdroje.

2.4 Řízení spínaného zdroje

Spínaný zdroj lze obecně řídit změnou časování pracovní periody. Můžeme měnit buď frekvenci spínání (a tedy délku pracovní periody) nebo poměrnou délku sepnutí spínače. Jak vyplývá z analýzy jednotlivých používaných topologií, zdroje ve spojitém režimu mají z principu činnosti výstupní napětí relativně stabilní vzhledem k připojené zátěži, ne však vzhledem ke změnám vstupního napětí (násobí jej určitým koeficientem závislým na době sepnutí). Nespojitě zdroje pak nemají výstupní napětí regulované ani vzhledem k zátěži, ani vzhledem ke vstupu.

Je tedy zřejmé, že pokud požadujeme stabilizované napětí na výstupu, je nutné zavedení záporné zpětné vazby. Ta vyhodnocuje napětí na výstupu a porovnává je se známým referenčním napětím. Výsledek porovnání je vhodně promítnut do nastavení modulátoru, například pokud je výstupní napětí vyhodnoceno jako příliš malé, modulátor zvětší poměrnou dobu sepnutí spínače. Změnou referenčního napětí nebo častěji změnou přenosu zpětnovazební smyčky pak můžeme výstupní napětí regulovat.

Při návrhu zpětné vazby je nutné zajistit, aby byla dodržena podmínka stability, tj. přenos v otevřené smyčce při fázovém posunu 180° musí být menší než jednotkový. Dosahuje se toho vložení tzv. dominantního pólu; v principu jde o dolní propust nastavenou na poměrně nízkou frekvenci, která na vysokých frekvencích převáží nad ostatními vlivy.

Pokud má zdroj klasickou analogovou zpětnou vazbu, používá se frekvenční kompenzace kondenzátorem zapojeným mezi vstupem a výstupem chybového zesilovače. Příslušné řídicí IO jsou buď kompenzovány interně, nebo mají k tomuto účelu speciální vývod, který zapojíme podle doporučení výrobce.

Kapitola 3

Konstrukční část

V této kapitole se budeme věnovat konstrukčnímu řešení konkrétního zdroje dle vstupních parametrů požadovaných zadáním. Výpočty budou pro zjednodušení často provedeny se zanedbáním obtížně kvantifikovatelných ztrát na součástkách. Tyto budou kompenzovány mírným nadsazením návrhových parametrů, jak ukazuje tabulka 3.1.

Parametr	Zadaná hodnota	Návrhová hodnota
Maximální výstupní napětí U_{out}	5000 V	5500 V
Maximální výstupní proud I_{out}	4 mA	4,5 mA
Výstupní zvlnění	–	1 %
Vstupní napětí	20 V – 30 V	20 V – 30 V

Tabulka 3.1. Zadané a návrhové parametry zdroje.

3.1 Výběr topologie

V průběhu návrhu zdroje bylo zvažováno několik variant zapojení. Diskusi nad možnostmi realizace jednotlivých koncepcí zdroje na základě teoretických poznatků z kapitoly 2 se věnuje tento oddíl.

3.1.1 Propustný dvojčinný zdroj

První zvažovaná topologie zdroje byl klasický propustný dvojčinný měnič se zvyšujícím transformátorem, buzeným z tranzistorového H-můstku. Výhoda takové koncepce by spočívala v možnosti dosažení velmi vysoké účinnosti a nízkého vyzařování elektromagnetického rušení při kvazirezonančním způsobu buzení, známým jako *Zero Voltage Switching*.

V takových zdrojích je s výhodou využíváno parazitních reaktivních prvků v primárním obvodu (především rozptylové indukčnosti primárního vinutí a výstupní kapacity tranzistorů) k dosažení nulového napětí na tranzistoru při jeho sepnutí.

Sekundární strana je řešena jako dvoucestný usměrňovač (sekundární vinutí má vyvedený střed), následovaný pracovní cívkou. Problém nastal při návrhu indukčnosti této cívky. Vyjdeme z teoretického popisu funkce tohoto zdroje v kapitolách 2.3.3 a 2.3.4. Pro napětí a proud na induktoru platí rovnice (6), kterou upravíme do vztahu pro jeho indukčnost:

$$L = \frac{U \cdot \tau}{\Delta i} \quad (1)$$

Dvoucestný usměrňovač zde v podstatě násobí pracovní frekvenci dvěma (využíváme kladné i záporné půlperiody primárního proudu). Po dosazení:

$$L = \frac{U \cdot t}{I} = \frac{U \cdot \frac{1}{2 \cdot f}}{I} = \frac{5000 \cdot \frac{1}{2 \cdot 30000}}{2 \cdot 0,004} \text{ H} \approx 10 \text{ H}$$

Vidíme, že vlivem velkého výstupního napětí jsme nuceni použít velmi velkou indukčnost v řádu jednotek až desítek H. Ta je obtížně realizovatelná, znamená cívku s mnoha závití (velká parazitní kapacita a sériový odpor) a vzhledem ke stejnosměrnému sycení výstupním proudem bude pravděpodobně nutné ji navrhout s mezerou v magnetickém obvodu. Dojde ke snížení efektivní permeability materiálu a dalšímu nárůstu počtu závitů.

Zvýšení frekvence nedovolí oddělovací prvky v budicím obvodu a není příliš vhodné ani pro řídicí mikrokontrolér, neboť by vedlo k hrubější regulaci.

Další argument proti této koncepci je fakt, že jde stále o snižující zdroj, který není schopen dodat napětí větší, než má na vstupu (platí $D < 1$). Převod oddělovacího transformátoru tedy musí přímo odpovídat poměru minimálního vstupního a maximálního výstupního napětí. Stejně jako u pracovní cívky to vede k velkému počtu závitů se všemi nepříznivými důsledky.

Závěrem konstatujeme, že tento typ měniče je vhodný spíše pro aplikace s malým výstupním napětím a velkým proudem, kde umožňuje optimálně využít pracovní rozsah magnetické indukce v jádře.

3.1.2 Dvojčinný zdroj s kapacitním násobičem

Pro eliminaci problémů s velkými indukčnostmi byl dále zvažován zdroj s několikastupňovým kapacitním násobičem napětí na výstupu (bez indukčnosti), inspirovaný zdrojem vysokého napětí v CRT zobrazovačích. Použití násobiče by umožnilo podstatně snížit potřebné napětí na sekundárním vinutí transformátoru, a tedy i počet jeho závitů. Primární budič by pak fungoval v podstatě jako střídač, který by dodával střídavé napětí klasickému step-up transformátoru s násobičem. Vysokonapětové násobící kaskády jsou komerčně dostupné, případně lze využít zdroje právě z vyřazených CRT obrazovek.

Takový zdroj by se však vyznačoval relativně velkým výstupním odporem a především by nebylo možné řídit a stabilizovat výstupní napětí prostřednictvím změny časování primárních spínačů. Kapacitní násobič je totiž v principu pouze detektor maximální hodnoty, výstupní napětí tedy nezávisí na časování spínacího můstku, ale na špičkovém vstupním napětí. Regulace napětí by tedy musela být provedena na primární straně, což sice není technicky neschůdné, ale neefektivní.

Pro ilustraci tohoto problému byla provedena simulace několikastupňového násobiče v prostředí Micro-Cap, jejíž grafické výstupy jsou v příloze A.2. Je zřejmé, že výstupní napětí se i při velké změně poměru sepnutí (10 % vs. 90 %) příliš nemění. Zato je silně závislé na výstupním proudu, což tento princip diskvalifikuje z výběru topologie stabilizovaného laboratorního zdroje.

3.1.3 Jednočinný blokující zdroj (Flyback)

Pro výhodné vlastnosti z hlediska generování vysokého napětí byl nakonec zvolen blokující zdroj typu Flyback v nespojitém režimu. Poměrem závitů podpořeným vhodným časováním lze požadovaného napětí dosáhnout relativně snadno. Odpadají problémy s velkou pracovní indukčností na výstupu, které se vyskytly u propustného zdroje, neboť tuto funkci plní samotná sekundární cívka. Zdroj je přitom plně říditelný změnou poměrné doby sepnutí jediného tranzistoru.

Pracovní frekvenci volíme 30 kHz; jedná se o ultrazvukovou oblast, zdroj by tedy neměl akusticky vyzařovat a frekvence přitom není tak vysoká, aby činilo problémy ji přenášet optoelektronickými oddělovacími prvky.

3.2 Návrh měniče typu Flyback

V tomto oddílu se budeme věnovat konkrétnímu numerickému návrhu výkonného jádra zdroje – časování a vysokonapětového transformátoru.

Pro účely výpočtu všech relevantních hodnot součástí byl vytvořen automatický skript pro prostředí *MATLAB*, který je zahrnut do elektronické přílohy bakalářské práce. Tento skript odráží obsah následujících odstavců – popsané výpočty přímo provádí a další, méně důležité, doplňuje. Výstupem je komplexní rozbor zdroje požadovaných parametrů, podle kterého můžeme přímo navrhnout schéma včetně hodnot kritických součástí.

3.2.1 Časování spínače

Na začátek úvahy o vhodném časování a dimenzování cívek připomeňme vztah pro napětí na indukčnosti, do které jsme dosadili hodnoty, které jsou platné ve vybíjecí části pracovní periody:

$$U_{out} = L_{sec} \cdot \frac{I_{sec,pk}}{\tau_{off}}$$

Je-li naším cílem dosáhnout co nejvyššího napětí na výstupu, máme k tomu v zásadě dvě cesty: zvyšování indukčnosti sekundární cívky a zkracování vybíjecí části. Protože výroba cívek s velkou indukčností je obtížná a mohou se nepříznivě projevit jejich parazitní vlastnosti, jako je mezizávitová a mezivrstevová kapacita. Je nasnadě, že nejvhodnější bude využít výhod obou přístupů, tedy vyrobit relativně velkou sekundární indukčnost, která se bude rychle vybíjet.

Vybíjecí čas samozřejmě nemůžeme snižovat libovolně; je nutné počítat především s dynamickými vlastnostmi usměrňovací diody na sekundární straně zdroje. Příliš rychlé vysokonapěťové pulsy by dioda pravděpodobně nepropustila. Vzhledem k pracovní frekvenci zdroje 30 kHz bylo zvoleno časování pro maximální výkon 60:20:20, tj. $D = 60\%$ pro nabíjecí část, $d = 20\%$ pro vybíjecí část a zbývajících 20% na neaktivní část.

Po převedení do časových údajů:

$$\begin{aligned} T &= 33,33 \mu s \\ \tau_{pri} &= 20 \mu s \\ \tau_{sec} &= 6,6 \mu s \end{aligned} \quad (2)$$

3.2.2 Výkony, proudy a indukčnosti vinutí

Víme, že zdroj přenáší konstantní výkon ze vstupu na výstup. Máme zadány výstupní parametry, U_{out} a I_{out} , známe tedy i požadovaný výstupní výkon, který je $P_{out} = 24,75 \text{ W}$. Do potřebného přeneseného výkonu však musíme započítat i spotřebu předzátěže. Tu volíme jako kompromis mezi stabilitou zdroje bez zatížení a výkonovou ztrátou na předzátěži – např. 5 %.

Příkon odebíraný primárním obvodem je tedy

$$P_{pri} = P_{sec} = P_{out} \cdot 1,05 = 26 \text{ W} \quad (3)$$

Ze známého příkonu P_{pri} , vstupního napětí U_{in} a časování (2) určíme střední a špičkový primární proud:

$$\begin{aligned} I_{pri} &= \frac{P_{pri}}{U_{in}} = 1,04 \text{ A} \\ I_{pri,pk} &= \frac{2 \cdot I_{pri}}{D} = 3,46 \text{ A} \end{aligned} \quad (4)$$

Obdobně vypočítáme celkový průměrný a špičkový sekundární proud:

$$\begin{aligned} I_{sec} &= \frac{P_{sec}}{U_{out}} = 4,7 \text{ mA} \\ I_{sec,pk} &= \frac{2 \cdot I_{sec}}{D} = 47,25 \text{ mA} \end{aligned} \quad (5)$$

Nyní již máme k dispozici všechny hodnoty obvodových veličin při maximálním napětí a výkonu zdroje. Můžeme tedy přikročit k výpočtu indukčnosti primárního a sekundárního vinutí:

$$\begin{aligned} L_{pri} &= \frac{U_{in} \cdot \tau_{pri}}{I_{pri,pk}} = 144,3 \mu\text{H} \\ L_{sec} &= \frac{U_{out} \cdot \tau_{sec}}{I_{sec,pk}} = 776 \text{ mH} \end{aligned} \quad (6)$$

Je vidět, že proti návrhu dvojčinného propustného zdroje se požadovaná indukčnost snížila nejméně o řád.

3.2.3 Návrh magnetického jadra a vinutí

Následuje patrně nejkomplikovanější část návrhu, magnetické jádro. To musíme navrhnout tak, aby nedocházelo k jeho přesycení ani při maximálním výkonu, tedy sestavit je s dostatečnou vzduchovou mezerou. Ta však na druhou stranu snižuje efektivní permeabilitu celého jádra a zvyšuje tak počet závitů potřebný pro požadovanou indukčnost. Výpočty byly provedeny podle postupu uvedeného v [7].

Nejprve musíme zvolit vhodný materiál jádra. Jádro bude přenášet výkon, použijeme tedy některý z výkonových materiálů, které mají relativně velkou saturační magnetickou indukci B_s . Vhodný je například materiál CF138 od výrobce *Cosmo Ferrites* s $B_s = 390$ mT při 100 °C a počáteční permeabilitou $\mu_i = 2100$. Maximální indukci B_{max} volíme s rezervou, 300 mT.

Transformátor budeme realizovat na bázi jader ETD, které jsou výhodné svojí kompaktností a jednoduchým použitím (kostra s kruhovým průřezem usnadňuje navíjení). Konkrétně volíme jádro ETD49 s efektivním průřezem středního sloupku $A_e = 211 \text{ mm}^2$. Svými rozměry je pro požadovaný výkon poněkud předimenzované, potřebujeme však dostatečný prostor v okénku pro dlouhé sekundární vinutí.

Při výrobě transformátoru se snažíme co nejvíce omezit rozptyl magnetického pole mimo feritové jádro. Nejkritičtější část je v tomto ohledu vzduchová mezera. Zatímco vysoce magnetický ferit s nízkou reluktancí (rovnice (1) z kapitoly 2.2.1) poskytuje magnetickému poli dobře „vodivé“ prostředí, ve vzduchové mezeře se siločáry rozbíhají do okolí. Vzduchová mezera se proto umísťuje doprostřed středního sloupku, aby byla zcela obalená vinutím.

Rozptylové pole jednak způsobuje rušení okolních obvodů, jednak zvyšuje parazitní rozptylovou indukčnost vinutí. Její vysoké hodnota může vést při spínání a rozepínání spínače k přechodovým dějům s napětovými špičkami nebezpečnými pro polovodičové součástky.

Nejprve vypočítáme počet závitů primárního vinutí. To dodává energii do transformátoru, musíme je tedy navrhnout tak, aby ani při maximálním výkonu zdroje nedošlo k přesycení jádra:

$$N_{pri} = \frac{L \cdot I_{pri,pk}}{B_{max} \cdot A_e} \approx 8 \quad (7)$$

Nyní známe jak počet závitů primární cívky, tak její požadovanou indukčnost. Můžeme tedy určit potřebnou šířku vzduchové mezery l_g . Vycházíme z předpokladu, že reluktance jádra je proti mezeře zanedbatelná a pole se tedy nahromadí především v mezeře. Výpočet vzduchové mezery je iterativní, neboť pole v mezeře se rozptyluje a je nutná korekce efektivní plochy středního sloupku. Nejprve vypočítáme nástřel hodnoty pomocí (8), kterou zpřesníme několikanásobnou iterací (9):

$$l_g = \mu_0 N^2 \frac{A_e}{L} \quad (8)$$

$$l'_g = \mu_0 N^2 \frac{A_e}{L} \left(1 + \frac{l_g}{D_{cn}} \right) \quad (9)$$

Po čtyřech iteracích hodnota zkonverguje na $l_g = 0,12$ mm. Nejbližší vyráběná mezera je $l_g = 0,1$ mm, kterou budeme používat v dalších výpočtech.

Z dosažených výsledků můžeme konečně vypočítat výsledný součinitel indukčnosti jádra A_L . Tato veličina vyjadřuje měrnou indukčnost cívky navinuté na daném jádře, vztaženou na druhou mocninu počtu závitů. Pro jádro s nízkou reluktancí a mezeru s efektivním průřezem A_q a šířkou l_q platí:

$$\begin{aligned} A_g &= \frac{\pi}{4} (D_{cp} + l_g)^2 \\ A_L &= \frac{\mu_0 \cdot A_g}{l_g} = 2785 \text{ nH/n}^2 \end{aligned} \quad (10)$$

Při realizaci transformátoru však byla pomocí ověřovacího vinutí změřena hodnota $A_L = 1577 \text{ nH/n}^2$. Chyba je způsobena patrně neplatností některého z předpokladů, pravděpodobně zanedbatelné reluktance feritového jádra. Výpočet nicméně ukázal vhodnou velikost vzduchové mezery a přesycení jádra nebylo při testech pozorováno ani při maximálním výkonu zdroje.

Ze známého A_L vypočítáme poslední potřebný údaj, počet závitů sekundárního vinutí:

$$N_{sec} = \sqrt{\frac{L_{sec}}{A_I}} \approx 701$$

3.2.4 Mechanická konstrukce transformátoru

Vzhledem k poměrně vysokému proudu $I_{pri.pk}$ a malému počtu závitů primárního vinutí je toto provedeno trifilárně lakovaným měděným vodičem 0,95 mm². Je uloženo pod sekundárním vinutím, co nejbližší vzduchové mezeře. Konce vinutí jsou pečlivě izolovány silikonovou bužírkou a vyvedeny na piny kostry transformátoru.

Mezi primárním a sekundárním vinutím je provedena izolace třemi vrstvami mylarové fólie a jednou vrstvou kaptonové fólie. Tato kombinace zaručuje vysokou elektrickou i tepelnou pevnost a spolehlivé oddělení primární cívky od sekundární.

Sekundární vinutí bylo předmětem mnoha experimentů, neboť při takto vysokém počtu závitů a provozním napětí se zřetelně projevují parazitní vlastnosti vinutí. Jde zejména o kapacitu mezi jednotlivými vrstvami.

První verze vinutí byla provedena po vrstvách od jednoho čela kostry ke druhému a zpět. Celkem bylo navinuto 8 vrstev (poslední neúplná), každá byla izolována dvěma vrstvami mylarové fólie. Tato cívka se ukázala jako nepoužitelná, neboť její celková mezivrstevová kapacita tvořila s vlastní indukčností paralelní rezonanční LC obvod s frekvencí kolem 10 kHz. Kapacita omezovala maximální strmost růstu napětí na vinutí natolik, že během vymezeného času (vybíjecí část periody) nestačilo dosáhnout požadované výstupní hodnoty. Částečným řešením by bylo snížení pracovní frekvence asi na 5 kHz, nicméně feritové jádro silně píská a je značně omezen maximální výkon zdroje.

Na základě poznatků z [3] byla posléze navinuta druhá verze vysokonapěťového transformátoru se sekčním dělením sekundárního vinutí. Původní verze nabíjela mezivrstvou kapacitu na poměrně vysoké napětí – u dvou sousedních vrstev na nespojené straně na dvojnásobek napětí na vrstvu, tedy asi na 600 V. Rozdělením vinutí na sekce se toto napětí sníží a místa s velkým rozdílem potenciálů se dostanou mechanicky dále od sebe. Pomocná rozdělovací čela byla zhotovena z listu houževnatého plastu a přilepena přímo na hlavní izolaci. Byl také snížen počet závitů na 500 (indukčnost snižená na polovinu). Vzhledem k rezervě v maximálním sycení jádra je však zdroj schopen dodávat plný výkon i po této úpravě. Nový transformátor má rezonanci v okolí 100 kHz, což je pro použitou pracovní frekvenci vyhovující.

3.3 Návrh vstupních obvodů

Vstupní obvod zdroje se skládá ze součástek primární části měniče, obvodu řízení spínacího tranzistoru, vstupního filtru elektromagnetické interference a obvodu hlídání vstupního napětí (detailně popsán v kapitole 3.8.2).

3.3.1 Primární spínací obvod

Primární část měniče Flyback je tvořena primární cívkou, spínacím tranzistorem, blokovacími kondenzátory a ochranným RC článkem.

Spínání primárního proudu zajišťuje N-MOSFET typu IRF840 od firmy *International Rectifier*. Z katalogových parametrů (viz [9]) uvedme:

Parametr	Hodnota
$U_{DS,max}$	500 V
$I_{D,max}$	8 A
$R_{DS,on}$	0,85 Ω

Tabulka 3.2. Katalogové parametry tranzistoru IRF840.

Původním určením jde o tranzistor pro jednočinné spínané zdroje pracující se síťovým vstupním napětím (vysoké $U_{DS,max}$). Přestože vstupní napětí popisovaného zdroje je podstatně nižší, spínač je zde nemáhán napětím cca 100 V, které se na primární straně objevuje ve druhé části pracovní periody (transformované napětí z výstupu), a které se přičítá ke vstupnímu. I proto byl zvolen MOSFET s dostatečnou rezervou pracovního napětí, který je navíc běžně dostupný. Drobná nevýhoda může spočívat ve vyšším odporu v sepnutém stavu $R_{DS,on}$, která znamená vyšší ztráty; i při maximálním výkonu konstruovaného měniče jsou však stále relativně malé. K nezbytnému chlazení je použit malý hliníkový U-chladič.

Blokovacích kondenzátorů je celkem šest, tři hliníkové elektrolytické a ke každému z nich paralelně keramický. Tyto kondenzátory slouží jako rezervoár energie pro primární obvod a vyrovnávají impulsní proudový odběr zdroje. Vzhledem k tomu, že předpokládaný špičkový proud tekoucí primární cívkou při maximálním výkonu je až 3,5 A, je na místě použít speciální typy pro spínané zdroje s nízkým ESR a ESL, navíc dimenzované pro teplotu 105 °C. Keramické kondenzátory blokují VF složku proudu, kde je již impedance hliníkových kondenzátorů příliš vysoká.

Ochranný RC článek odstraňuje překmity napětí, vznikající na rozptylové indukčnosti primárního obvodu (zejména transformátoru) při rozepnutí primárního i sekundárního spinače. Pomáhá také rychle vyčerpát zbytkovou energii jádra v neaktivní části periody, kde se jinak objevují tlumené sinusové kmity o vysoké frekvenci a amplitudě. Tyto špičky způsobují rušení v RF pásmu a nepříznivě ovlivňují chod zpětkovazebních a řídicích obvodů. Kondenzátor zabraňuje zbytečné výkonové ztrátě na rezistoru, vytvářené stejnosměrnou složkou přiloženého napětí. Vzhledem k obtížné předvídatelnosti rozptylové indukčnosti a kapacity primárního obvodu byly hodnoty prvků určeny experimentálně.

3.3.2 Budicí obvod spínacího tranzistoru

Výkonné spínací tranzistory typu MOSFET vyžadují ke spolehlivému a rychlému sepnutí speciální budicí obvody, které jsou schopny rychle nabít vstupní kapacitu hradla (detailně v kapitole 2.2.2). Pro řízení tranzistoru v tomto zdroji byl vybrán integrovaný obvod IR2121. Jde o *MOSFET Gate Driver* pro jednočinný zdroj (jeden tranzistor), volitelně umožňující zabezpečení tranzistoru řady *SenseFET* proti proudovému přetížení. Řídící vstup je kompatibilní s obvodem TTL a doporučené napájecí napětí je 15 V.

Budič má dva interně spojené napájecí vstupy. Jeden slouží k napájení vstupní logiky, druhý je přímo připojen k výstupním tranzistorům. Na tento druhý vstup je dle doporučení výrobce ([8]) třeba připojit kvalitní tantalový kondenzátor, který obsahuje zásobu energie pro poměrně značný proudový impuls, potřebný k nabití vstupní kapacity spínacího tranzistoru. Tento kondenzátor musí být co nejblíže budiči stejně jako celý budič tranzistoru z důvodu minimalizace vlivu indukčnosti spojů. Také první napájení musí být kvalitně blokováno.

Rozdíl potenciálů vstupní a výstupní země může být až ± 5 V, což s výhodou využijeme pro realizaci obvodu proudového omezení (kapitola 3.7). Ke spínacímu tranzistoru je budič připojen přes Schottkyho diodu a rezistor, tvarující řídicí napětí. Oxidová vrstva hradla je chráněna proti průrazu antiparalelní lavinovou diodou 18 V.

Napájení budícího obvodu je realizováno přes 1W DC/DC měnič z řídící části zdroje. Galvanické oddělení řídicího signálu z mikrokontroléru je řešeno rychlým optočlenem ACPL-021 od firmy *Vishay*. Tento optočlen má výstup typu CMOS, je tedy schopen dodávat i odebírat proud. To zajišťuje menší výstupní odpor a větší odolnost spoje optočlen-budič proti rušení. Napájení 5 V je zajištěno malým lineárním stabilizátorem 78L05.

3.3.3 Vstupní filtr

Vstupní filtr je typu II a je tvořen dvěma fóliovými kondenzátory a tlumivkou na toroidním feritovém jádru. Zabráňuje pronikání vysokofrekvenčního rušení z primárního obvodu ven ze zdroje.

3.4 Návrh výstupních obvodů

V tomto oddílu se budeme zabývat návrhem vysokonapěťové sekundární části. Její obvodové zapojení je velmi jednoduché, vysoké napětí však vyžaduje speciální přístup. Skládá se ze sekundárního vinutí Flyback transformátoru, vysokonapěťové diody, výstupního kondenzátoru a předzátěže.

3.4.1 Usměrňovací dioda

Usměrňovací dioda je patrně nejkritičtější součástka sekundárního obvodu. Jsou na ni kladeny tyto požadavky:

- **Dostatečné závěrné napětí U_{rrm} .** Dioda je špičkově namáhána součtem výstupního napětí a napětí transformovaného z primárního obvodu při sepnutí tranzistoru (přibližně vstupní napětí násobené převodem transformátoru). V případě tohoto zdroje je teoretické špičkové závěrné napětí přes 7 kV.
- **Nízký čas závěrného zotavení t_{rr} .** Tento parametr zjednodušeně řečeno informuje, za jakou dobu je dioda schopna přejít z propustného do závěrného režimu. Klíčovou roli zde hrají pohyblivé nosiče náboje, kterými je zaplaven P-N přechod diody. Tyto nosiče představují určitý náboj, který je nutné z přechodu během komutace odvést. Dioda se tak na (krátký) okamžik závěrného zotavení jeví, jako by vedla i v závěrném směru.
- **Nízké propustné napětí U_F .** Ztráty na diodě v propustném směru odpovídají součinu protékajícího proudu a propustného napětí.
- **Dostatečný propustný proud I_{FAV} .** Maximální střední propustný proud musí odpovídat maximálnímu výstupnímu proudu zdroje.

Pro tento zdroj jsou nejdůležitější první dvě podmínky. Vysokonapětové diody bývají konstruovány jako sériové spojení několika P-N přechodů sériově. Sériově spojené P-N přechody se v závěrném přechodu chovají v podstatě jako kapacitní dělič, napětí se tedy

odporového děliče. Zde s výhodou využijeme předzátěže, kterou složíme ze stejného počtu rezistorů. Kapacita jednotlivého kondenzátoru je čtyřnásobná, tedy $C_1 = C \cdot 4 \approx 10 \text{ nF}$, což je zároveň vhodná řadová hodnota.

Předzátěž je tvořena vysokonapětovým rezistorem připojeným mezi výstupní svorky, takže trvale spotřebovává část výstupního výkonu zdroje. Jejím úkolem je zajistit stabilní chod zdroje i v případě úplného odlehčení, kdy by délka aktivních částí pracovní periody klesala limitně k nule a výstupní napětí by mohlo růst na nebezpečné hodnoty.

Vhodná je například řada metalizovaných rezistorů MGR od firmy *Royal Ohm*. Jsou dimenzovány na výkon 0,5 W a maximální pracovní napětí 3500 V, v obou parametrech tedy mají dostatečnou rezervu.

Příkon předzátěže byl stanoven na 5 % maximálního výstupního napětí zdroje při plném napětí, tedy $P = 0,05 * 20 \text{ W} = 1 \text{ W}$. Velikost celkového odporu vypočítáme:

$$R = \frac{U^2}{P} = \frac{5500^2}{1} \Omega \approx 30 \text{ M}\Omega$$

Jednotlivé rezistory pak budou mít čtvrtinovou hodnotu, $R_1 = R/4 = 7,5 \text{ M}\Omega$. Jediná blízká řadová hodnota je $4,7 \text{ M}\Omega$, předzátěž tedy bude odebírat poněkud větší příkon, maximální ztráta na rezistorech nicméně nebude překročena ani při zohlednění tolerance jejich odporu.

Třetí využití předzátěže je snímání výstupního napětí pro potřeby zpětné vazby. Nejnížší rezistor rozdělíme na dvě části, přičemž na nižší z nich budeme odebírat snížené napětí, odpovídající vstupnímu rozsahu izolačního zpětnovazebního zesilovače.

$$R_{sense} = 4 \cdot R_1 \cdot \frac{U_{out,max}}{U_{sense,max}} = 4 \cdot 4700 \cdot \frac{5500}{10} \text{ k}\Omega \approx 34,2 \text{ k}\Omega$$

Nejbližší řádová hodnota je 33 k Ω . Vliv tolerance odporů můžeme z hlediska přesnosti výstupního napětí zanedbat, neboť ji vyrovná softwarová kalibrace zpětné vazby. Vzhledem k tomu, že snímací odpor je asi stokrát menší než příslušná část předzátěže, i z hlediska rozložení napětí na kondenzátorech je jeho vliv nepatrný.

3.5 Zdroj referenčního napětí

Stabilizovaný napěťový zdroj odvozuje své výstupní napětí a jeho stabilitu od zdroje referenčního napětí. Od reference požadujeme co nejpřesněji definované výstupní napětí, které se minimálně mění se změnou zatěžovacího proudu, napájení a okolní teploty.

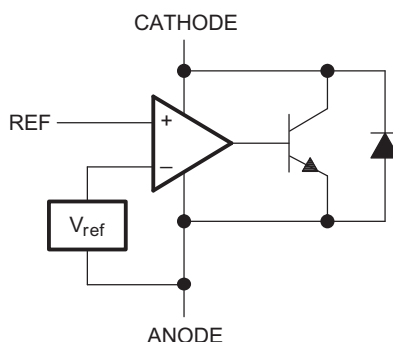
Historicky byly pro tyto účely využívány neonové trubice (doutnavky), ve kterých probíhá výboj s vhodnou voltampérovou charakteristikou - napětí na něm je v poměrně širokém rozsahu protékajícího proudu konstantní.

Nejjednodušší v současnosti prakticky používaný stabilizátor je Zenerova nebo lavinová dioda polarizovaná v závěrném směru vhodným předřadným odporem. Vyznačuje se prudkým zlomem ve třetím kvadrantu A-V charakteristiky (Zenerův nebo lavinový průraz) a v určitých mezích odebíraného proudu se chová jako napěťový zdroj s poměrně nízkým výstupním odporem (jednotky až desítky ohmů, dle zvoleného klidového proudu). Nevýhodou je poměrně málo přesné výstupní napětí, které je navíc až na výjimečné případy ¹⁾ závislé na teplotě součástky.

Moderní součástková základna nabízí celou řadu integrovaných obvodů, které svými parametry popisované konstrukci bohatě vyhoví. Jeden z nich je TL431 a jeho odvozené

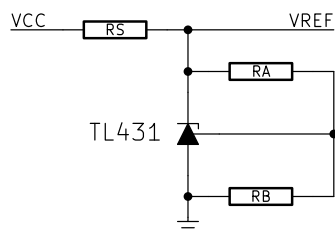
¹⁾ Zenerova dioda s $U_z = 5,6 \text{ V}$, kde dochází k vzájemnému vyrušení teplotních koeficientů Zenerova a lavinového průrazu.

varianty. Jedná se o paralelní (*shunt*) stabilizátor s programovatelným výstupním napětím. Jeho základní zapojení je velmi podobné klasické Zenerově diodě, pro nastavení základního výstupního napětí nevyžaduje kromě sražecího odporu žádnou další součástku navíc. Vnitřní zapojení tohoto integrovaného obvodu ukazuje obr. 3.1 (převzato z [15]).



Obrázek 3.1. Blokové schéma TL431.

Interní zdroj referenčního napětí je realizován jako tzv. *Bandgap reference*, která se vyznačuje velkou teplotní stabilitou. Jmenovitá hodnota referenčního napětí je 2,495 V. Výstupní napětí je regulováno otevíráním tranzistoru a programováno přenosem zpětnovazebního děliče, který se připojuje na vývod REF dle obr. 3.2.



Obrázek 3.2. TL431 v základním zapojení.

Výstupní napětí je určeno rovnicí

$$U_{ref} = U_r \left(1 + \frac{R_A}{R_B} \right) + I_r \cdot R_A \quad (13)$$

kde U_r je napětí vnitřní *Bandgap* reference. Minimální výstupní napětí je tedy rovno U_r a maximální je omezeno napájením zesilovače na 36 V. Referenční vstup zatěžuje dělič určitým vstupním proudem I_r , který je dle [15] maximálně $4 \mu\text{A}$; pokud je dělič navržen „měkký“ pro dosažení nízkého příčného proudu nebo vyžadujeme extrémní přesnost napětí, je nutné s ním počítat a přizpůsobit tomu hodnoty odporů. Teplotní stabilita je pro běžnou řadu obvodů určenou pro spotřební elektroniku v řádu 1 % pro celý teplotní rozsah $0^\circ\text{C} - 70^\circ\text{C}$, stejně jako počáteční přesnost U_r při teplotě 25°C . Dynamická impedance je v řádu jednotek ohmů (typicky $0,2 \Omega$) a pro výstupní impedanci celého obvodu se dělí přenosem zpětnovazebního děliče, je tedy v řádu maximálně jednotek ohmů.

Pro náročnější aplikace je k dispozici modernější a přesnější varianta TL1431. Zapojení vývodů i použití je stejné, typická hodnota vnitřní reference byla posunuta na přesně 2,5 V s počáteční přesností 0,4 % při 25 °C. Tento IO je použit jako zdroj referenčního napětí 2,56 V pro řídicí mikrokontrolér.

Pro návrh zpětnovazebního děliče upravíme rovnici (13) pro vyjádření odporu R_A při známé pevně zvolené hodnotě $R_B = 10 \text{ k}\Omega$:

$$R_A = \frac{U_{ref} - U_r}{\frac{U_r}{R_B} + I_r} = \frac{2,56 - 2,5}{\frac{2,5}{10 \cdot 10^3} + 2 \cdot 10^{-6}} \Omega = 238 \Omega \quad (14)$$

Nejbližší řadová hodnota je 240 Ω . Relativní odchylka je pak menší než dvě setiny procenta, což je hluboko pod toleranci vnitřní reference TL431 i programovacích rezistorů. Příčný proud I_{KA} potřebný pro dobrou stabilizaci je dle [16] minimálně 1 mA. Vstupní proud referenčního vstupu mikrokontroléru je v řádu 100 μA , vzhledem k příčnému proudu je tedy zanedbatelný. Zvolíme příčný proud 10 mA, napájecí napětí je 5 V, pro srážecí odpor platí:

$$R_s = \frac{U_{cc} - U_{ref}}{I_{KA}} = \frac{5 - 2,56}{10^{-2}} \Omega = 244 \Omega \quad (15)$$

Použijeme např. řadovou hodnotu 240 Ω .

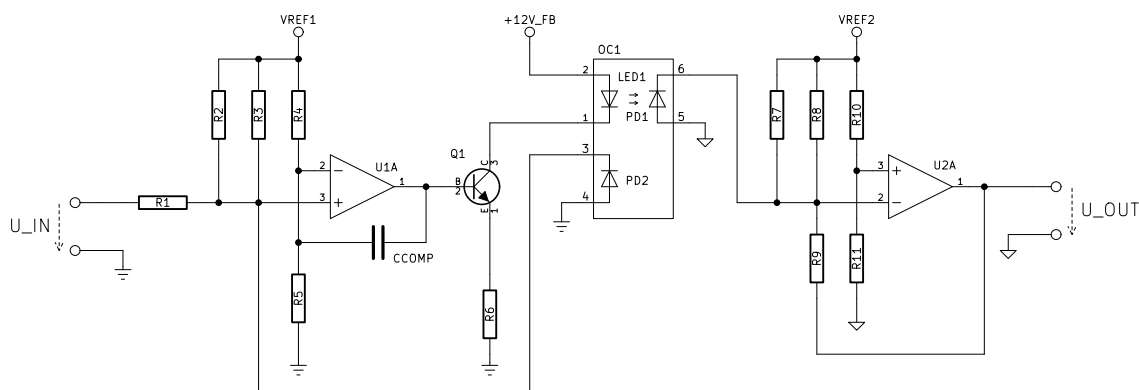
Vnitřní zapojení obvodu TL431 umožňuje i jeho použití jako komparátoru s výstupem typu otevřený kolektor. Vstup REF se pak stává řídicím a způsobuje sepnutí výstupního tranzistoru při napětí U_{ref} vyšším než 2,5 V. Tato vlastnost je využita v kontrole vstupního napětí zdroje (kapitola 3.8.2).

3.6 Napěťová zpětná vazba

Aby bylo možné dodržet požadavek galvanického oddělení výkonové části od řídicí, je nutné vložit do zpětnovazební smyčky vhodný izolační prvek. Protože je přenášen stejnosměrný signál, jako nejvhodnější varianta se jeví vhodný optočlen. Ty se vyrábějí jednak jako hotové izolační zesilovače, které jsou často přímo vyvinuty pro konkrétní aplikace¹⁾. Druhou možnost představuje elementární optický vazební člen, obsahující pouze vysílací LED a některý z optoelektronických přijímačů (nejčastěji fotodioda nebo fototranzistor).

3.6.1 Izolační zesilovač

Základní požadavek na tento oddělovací prvek je přesný a stabilní napěťový přenos a jeho dobrá linearita; oba faktory mají přímý vliv na výstupní napětí zdroje. Tyto podmínky splňuje linearizované zapojení optočlenu s fotodiodou. Jeho zapojení ukazuje obrázek 3.3.



Obrázek 3.3. Linearizovaný optočlen s fotodiodou.

Myšlenka tohoto zapojení spočívá v použití optočlenu s jednou vysílací LED a dvěma přijímačími fotodiodami ve fotovodivostním režimu. Tyto fotodiody jsou mechanicky

¹⁾ Např. HCPL-7800 firmy Agilent Technologies, určený pro PWM řízení krokového motoru. Používá se pro měření výstupního proudu.

shodné a vyrobené ve stejném výrobním cyklu, lze tedy očekávat, že i jejich elektrické vlastnosti budou velmi podobné. To umožňuje zavedení linearizující záporné zpětné vazby do budiče LED i bez toho, aby musela galvanicky spojit výstupní část se vstupní.

Zapojení je na první pohled symetrické – vstupní a výstupní zesilovač jsou zapojeny shodně. Vstupní rezistory R1, R3, R4 a R5 tvoří spolu s U1A samovyvažovací odporový můstek. Zpětnovazební smyčka je zavedena přes optočlen, resp. jeho pomocnou fotodiodu PD2. Samotný můstek je napájen zdrojem přesného referenčního napětí VREF1, který je zapojen proti vstupní zemi. V uzlu neinvertujícího vstupu U1A platí:

$$I_{B2} + I_{B3} - I_{B1} - I_{PD2} = 0 \quad (16)$$

$$U_+ = U_- = \frac{U_{ref}}{2}$$

Výstup operačního zesilovače je přiveden do báze tranzistoru Q1, který pracuje jako zdroj proudu řízený napětím. Jde v podstatě o emitorový sledovač, který na rezistoru R6 udržuje napětí U_b snížené o propustné napětí přechodu B-E. Při zanedbání bázevého proudu tranzistoru ($\beta \gg 1$) můžeme říci, že kolektorový proud tranzistoru, a tedy i proud LED1, je

$$I_c = \frac{U_b - 0,7}{R_\epsilon} \quad (17)$$

Přivedením kladného vstupního napětí rozvážíme můstek: klesne proud I_{R1} a napětí v neinvertujícím uzlu vzroste. Tuto změnu vyhodnotí operační zesilovač a prostřednictvím tranzistoru **Q1** zvýší proud **LED1** a její optický výkon. Tím naroste i fotoproud zpětno-žební fotodiody (I_{PD2}), který působí proti změně vstupního napětí a opět vyváží vstupní můstek dle rovnice (16).

Výstupní strana izolačního zesilovače je identická se vstupní. Oba můstky sdílejí optickou vazbu přes fotodiody, vstupním napětím se tedy rozváží stejně. Aby záporná zpětná vazba U2A toto rozvážení vyrovnala, chybové napětí na výstupu musí odpovídat U_{in} , které je mu na vstupní straně ekvivalentní. Pokud budou hodnoty rezistorů v obou můstcích shodné, napěťový přenos zesilovače bude jednotkový. Vliv má především zpětnovazební odpor R9, jehož funkce je obdobná jako u zpětnovazebního odporu operačního zesilovače v invertujícím zapojení.

3.6.2 Výběr a výpočet součástí

Kritická součástka izolačního zesilovače je dvojitý optočlen s přijímacími fotodiodami. Tyto optočleny jsou často používány pro galvanické oddělení analogových signálů, které rovněž vyžadují dobrou linearitu přenosu. Vzhledem k výstupnímu napětí zdroje je také nutná dostatečná elektrická pevnost (alespoň několik kV).

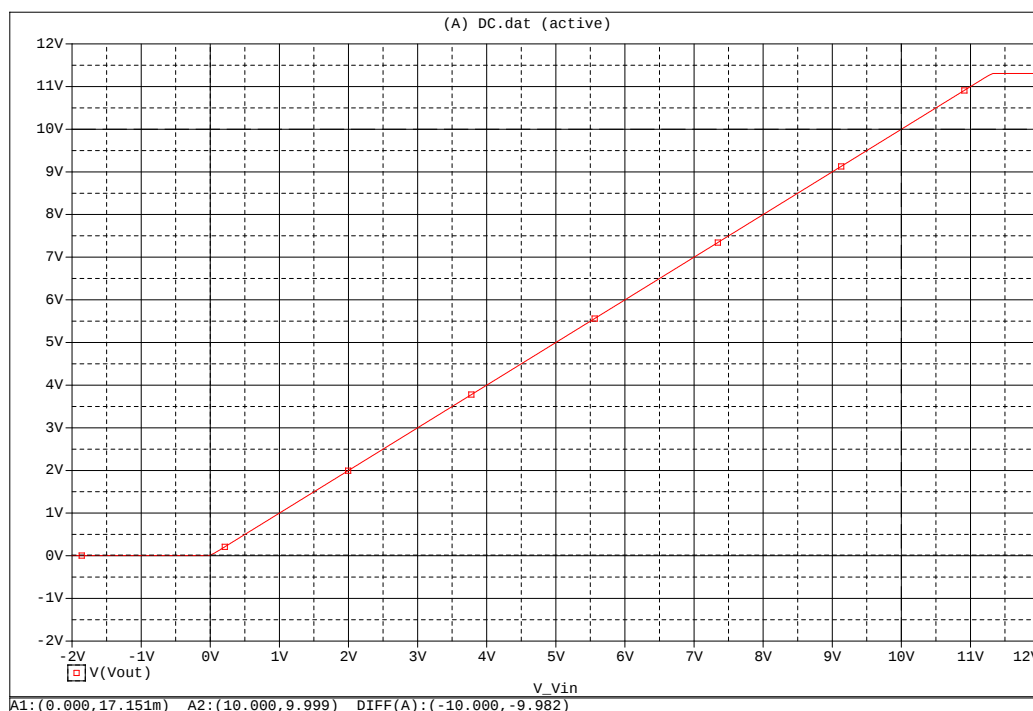
Vyhovující je například typ IL300 firmy Vishay Semiconductors. Výrobce v [17] uvádí proudový přenos pro obě diody $CTR = I_{PDn}/I_{LED} = 0,007$ s teplotní stabilitou $\pm 0,005 \% \cdot K^{-1}$ a linearitou $\pm 0,25 \%$. Izolační pevnost je 5 kV.

Izolační zesilovač bude na obou stranách optočlenu napájen nesymetrickým napětím. To sice klade větší nároky na saturační napětí operačních zesilovačů, neboť tyto budou pracovat teoreticky od nulového napětí na výstupu, prakticky však toto opatření značně zjednoduší konstrukci. Použijeme proto některý ze zesilovačů typu Rail-to-rail, které se vyznačují speciálním provedením koncového stupně, snižujícím saturační napětí až na několik mV. Vzhledem ke snadné dostupnosti a vyhovujícím parametrům zvolíme typ LM358. Jde o dvojitý operační zesilovač v pouzdru DIL8. Je schopen pracovat s napájecím napětím až 32 V, záporné saturační napětí je typicky 5 mV (viz [14]). Pro jeho dosažení výrobce doporučuje zatížit výstup odporem asi 10 kΩ zapojeným proti zemi.

LED a fotodiod klesá střídavý přenos optočlenu a rozpadá se smyčka záporné zpětné vazby. Zesílení budící části narůstá a na hranách výstupního signálu se objevují zákmity, v extrémním případě se zesilovač rozkmitá. Jeho hodnotu je obtížné určit analyticky, je lépe experimentovat. Hodnota bude v řádu desítek až stovek pF.

3.6.3 Simulace zesilovače v prostředí PSpice

Na základě vypočítaných hodnot součástek můžeme provést počítačovou analýzu zapojení.



Obrázek 3.4. Stejnoseměrná převodní charakteristika.

Obrázek 3.4 zachycuje stejnosměrnou převodní charakteristiku zesilovače. Vidíme, že je perfektně lineární a s nulovým offsetem, napěťový přenos zesilovače je jednotkový.

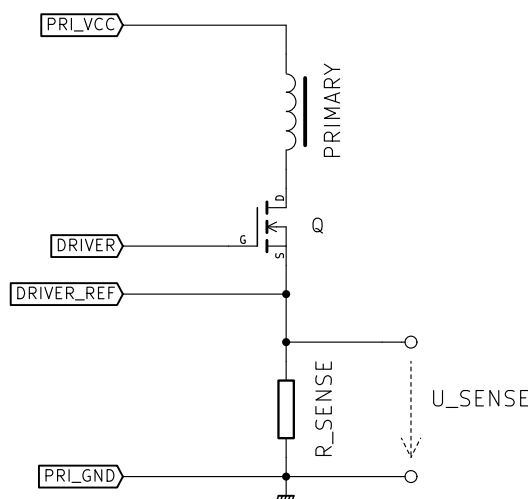
Výstup AC analýzy zapojení poskytne představu o stabilitě zesilovače. Byla provedena zcela bez kompenzace a s kondenzátorem $C_{comp} = 68 \text{ pF}$; její výstupy jsou v příloze A.1. Kapacita kompenzačního kondenzátoru je pouze orientační – protože se konkrétní OZ mírně liší součástku od součástky a mohou se projevit i další parazitní vlastnosti zapojení nepostihnutelné simulací, v reálném zapojení je nutné buď použít kapacitu podstatně větší nebo experimentovat s impulsním buzením zesilovače a sledovat jeho chování na strmých hranách. Nedostatečná kompenzace se projeví zákmity.

3.7 Snímač proudového omezení

Aby byla zajištěna ochrana připojeného zařízení před přetížením a zdroje samotného před zkratem, je primární strana vybavena snímačem proudu. Vzhledem k vlastnostem této topologie spínaného zdroje (kapitola 2.3.6) sice primární proud přímo neodpovídá

proudu sekundárnímu, přesto je proudové omezení na primární straně u komerčních výrobků běžně používáno. Možnostmi snímání protékajícího proudu se zabývá například [12].

U jednočinného zdroje typu Flyback je obvyklé umístění snímacího členu mezi Source spínacího MOSFETu a primární zem. V nejjednodušším případě jde o malý odpor (řádově desetiny Ω), na jeho horké straně pak můžeme přímo odebírat napětí úměrné protékajícímu proudu a vztažené proti zemi, viz obr. 3.5



Obrázek 3.5. Snímání primárního proudu rezistorem.

Toto zapojení má nevýhodu poměrně malého výstupního napětí (odpor musí být malý, aby na něm nevznikala zbytečná výkonová ztráta a neovlivňoval měřený obvod). To obvykle vyžaduje přiměřené zesílení v řídicích obvodech. Pro konstruovaný zdroj je navíc nevýhodná nutnost galvanického spojení řídicí části s primární stranou zdroje.

Snímaný signál má trojúhelníkový tvar, což vychází z principu činnosti zdroje. Protože nepotřebujeme přenášet stejnosměrnou složku signálu (proud mezi nabíjecími cykly je nulový), můžeme pro přenos použít impulsní proudový transformátor, jak ukazuje obrázek 3.6.

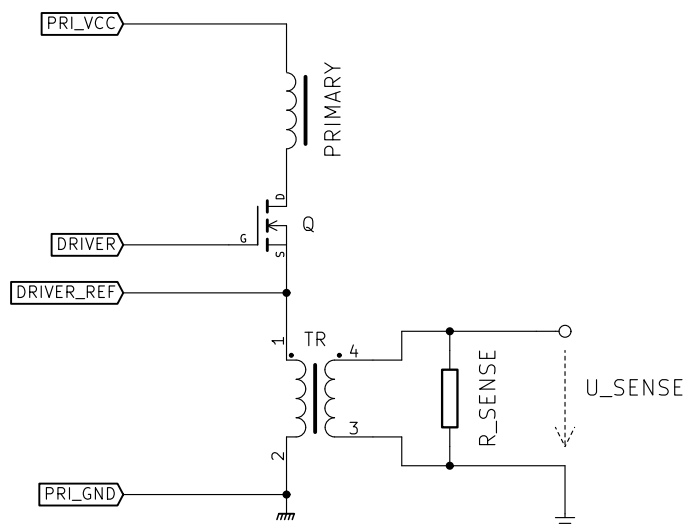
Takové řešení má několik výhod. Především umožňuje galvanické oddělení silové a ovládací části; sekundární vinutí si pak můžeme snadno stejněsměrně posunout tak, abychom byli schopni signál zpracovat A/D převodníkem. Na poměru závitů primárního a sekundárního vinutí (převod $p = \frac{N_2}{N_1}$) závisí výstupní napětí transformátoru:

$$U_2 = p \cdot U_1$$

a transformuje se také zatěžovací odpor:

$$R_1 = \frac{U_1}{I_1} = \frac{\frac{1}{p} \cdot U_2}{p \cdot I_2} = \frac{R_2}{p^2} \quad (18)$$

Vidíme, že použitím transformátoru s převodem $p > 1$ můžeme snadno zesílit snímané napětí bez nepříznivého ovlivnění silové části velkým odporem. Pro nízké frekvence (síťový kmitočet) se používají transformátory s jádrem se železných plechů, pro vysokofrekvenční aplikace (spínané zdroje) jádra feritová nebo železoprachová. V obou případech bývá sekundární vinutí provedeno jako toroidní cívka s okrouhlým počtem závitů (50, 100,



Obrázek 3.6. Snímání primárního proudu transformátorem.

200 atd.) podle požadované citlivosti. Primární vinutí má často jediný závit, tvořený silovým vodičem, který je provlečen jádrem.

Při provozu proudového transformátoru musíme zajistit, aby nedošlo k přesycení jeho jádra, které zhoršuje přesnost převodu. V ideálním případě by měl být zatěžovací odpor sekundárního vinutí velmi malý. Na obou vinutích je pak téměř nulové napětí a syčení jádra úměrné časovému integrálu napětí na jeho vývodech je malé i při velkých proudech. Každý transformátor má proto definovanu mezní hodnotu zatěžovacího odporu pro jmenovitý měřený proud.

Protože měřený proud má trojúhelníkový stejnosměrný průběh a zatěžovací odpor je nenulový, musíme zajistit definované uvolnění nahromaděné magnetické energie po rozepnutí tranzistoru (viz [12]). V zásadě se toho dosahuje připuštěním relativně vysoké záporné napěťové špičky na sekundárním vinutí, aby bylo vybití co nejrychlejší. Toto opatření způsobuje drobnou chybu měření, kterou však zdroj kompenzuje softwarově v řídicím mikrokontroléru. Proudového transformátoru pro střídavý proud se tento problém netýká, neboť je jádro přirozeně nulováno v záporných půlperiodách protékajícího proudu.

Výsledné navržené zapojení obvodu proudového snímače je na obrázku 3.7. Výstup z proudového transformátoru je z bezpečnostních důvodů jistěn Zenerovou diodou ($U_z = 3\text{ V}$), která nepropustí napětovou špičku v případě příliš vysokého primárního proudu (např. při zkratu). Rezistor R111 slouží k nulování jádra transformátoru po nabíjecí periodě zdroje. Měřený signál je veden přes diodu D108 do pracovního rezistoru R110, ze kterého je přes RC filtr typu dolní propust (R109 a C115) odebíráno napětí přímo pro A/D převodník a komparátor řídicího mikrokontroléru.

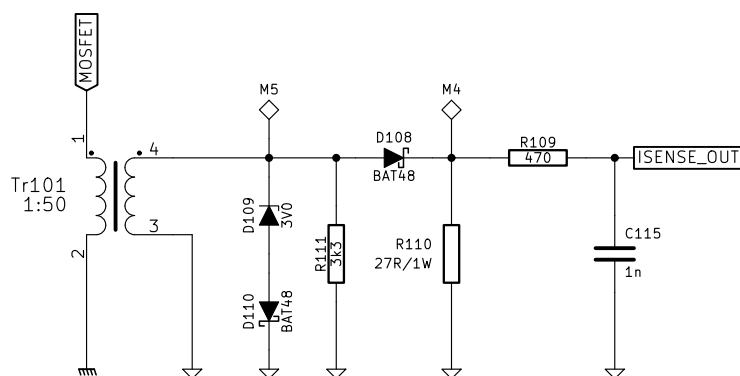
Pro výstupní napětí celého obvodu při zanedbání sycení jádra a vlivu nulovacího rezistoru R111 přibližně platí:

$$U_{sense} = \frac{I_1}{p} \cdot R_{110} = K \cdot I_1 \quad (19)$$

Konstanta převodníku je tedy

$$K = \frac{R_{110}}{p} = 0,54 \text{ V} \cdot \text{A}^{-1} \quad (20)$$

a při maximálním vstupním napětí A/D převodníku 2,56 V je měřicí rozsah 4,7 A.



Obrázek 3.7. Snímač primárního proudu.

3.8 Pomocné obvody

3.8.1 Ochranné obvody

Napájecí vstupy primární i řídicí části zdroje jsou jištěny pomocí ochranných diod typu transil. Konstrukčně jde o lavinové diody s velkou plochou přechodu pro zvýšení odolnosti proti krátkodobému proudovému přetížení (řádově kW ztrátového výkonu po dobu stovek μs , viz [13]). Při určitém závěrném napětí se otevírají nedestruktivním průrazem a chrání tak následující obvody před napěťovými špičkami. Reakce na přepětí je extrémně rychlá, v řádu desítek ps. V případě destruktivního průrazu (např. při velmi silném výboji do vedení) je zaručen trvalý vnitřní zkrat. Vyrábí se rovněž bipolární varianta transilu, která se skládá ze dvou antisériově spojených identických přechodů a jeho V-A charakteristika je proto symetrická; používají se pro jištění střídavého (síťového) napájení.

Ve zdroji jsou s výhodou použity unipolární transily řady P6KE a SMBJ, neboť jsou v propustném směru zároveň chráněny proti přepólování napájecího napětí.

3.8.2 Kontrola vstupního napětí

Zdroj z bezpečnostních důvodů sleduje napětí na svém silovém vstupu VPWR, zda se nachází v projektovaném rozsahu. Tuto funkci zajišťují dvě napěťové reference typu TL431, ve schématu značené U101 a U102.

Programovatelné napěťové reference jsou zde použity v zapojení jednoduchého komparátoru s pevnou rozhodovací úrovní a výstupem typu otevřený kolektor. Řídicím vstupem se stává vývod REF (normálně použit jako zpětnovazební vstup), který je připojen na neinvertující vstup vnitřního operačního zesilovače (detaily v kapitole 3.5). Pokud vstupní napětí překročí napětí vnitřní reference (typicky asi 2,5 V), zesilovač přechází do kladné saturace a výstupní tranzistor mezi anodou a katodou se otevírá. Vzhledem k tomu, že napětí U_{AK} slouží zároveň k napájení zesilovače, nikdy neklesne pod 2 V. Je také nutné zajistit určitý minimální napájecí proud I_{AK} i v případě, že má být výstupní tranzistor rozeptnutý (rezistor R105).

Obvod U102 hlídá dolní mez vstupního napětí. Pokud dělič R102/R108 dodává napětí nižší než 2,5 V, je výstupní tranzistor rozepnutý a LED v OC101 neprotéká proud. Jakmile vstupní napětí vzroste nad nastavenou mez, obvod U102 se sepne a řídicí mikrokontrolér dostává informaci, že vstupní napětí je v pořádku. Zenerova dioda D107 omezuje maximální napětí na vstupu REF, aby nedošlo k poškození IO při větším vstupním napětí.

Pokud je vstupní napětí příliš vysoké, na výstupu děliče R101/R107 se objeví napětí vyšší než 2,5 V, což aktivuje referenci U101. Sepnutím jejího výstupního tranzistoru se

vstupní napětí U102 sníží natolik, že se rozepne a optočlen předá řídicímu mikrokontroléru informaci, že napětí je příliš vysoké.

Kondenzátory C109 a C110 plní funkci frekvenční kompenzace pro referenční obvody. Snižují jejich zesílení na vysokých frekvencích a zabráňují jejich rozkmitání.

3.8.3 Programovací rozhraní

Použitý mikrokontrolér umožňuje zápis do programové paměti prostřednictvím průmyslového standardu, rozhraní SPI. Jde o synchronní duplexní sériovou linku (směr směrem do MCU a z MCU je realizován dvěma vodiči), zdroj hodin je vždy programátor. Do programovacího režimu MCU přechází ve stavu resetu a po odeslání speciální inicializační sekvence prostřednictvím SPI. Programovací konektor X5 je určen pro použití s programátorem ProgAVR¹).

Vzhledem k tomu, že výrobce mikrokontroléru umístil port UART (použitý v komunikačním rozhraní, kap. 3.8.4) na stejné piny jako programovací SPI, je nutné mezi těmito dvěma funkcemi příslušných pinů přepínat pomocí vhodného multiplexeru. Jde o obvod IC302 typu 74HC241. Je to osmikanálový třístavový budič sběrnice, jehož hradla jsou rozdělena do dvou nezávisle ovládaných skupin po čtyřech. Jedna skupina je aktivní při řídicí úrovni „L“, druhá při řídicí úrovni „H“. Spojením obou řídicích vstupů tedy získáme digitální přepínač. Ve zdroji je řízen signálem RESET přicházejícím z programátoru, neboť je vyslán vždy těsně před začátkem vlastního programování. Přepínač je dále doplněn několika pull-up rezistory pro zajištění definovaných logických úrovní na vývodech ve třetím stavu.

3.8.4 Komunikační rozhraní

Komunikační rozhraní slouží k přenosu nastavení a naměřených hodnot mezi ovládacím systémem a řídicím mikrokontrolérem. Obsahuje plně duplexní sériový kanál UART pracující s TTL úrovněmi, který může být pomocí vhodného převodníku konvertován na standardní rozhraní EIA-232, pomocí obvodu typu FT232R připojen k osobnímu počítači prostřednictvím emulovaného USB sériového portu nebo využít k přímému řízení zdroje pomocí HW ovládacího panelu. Pro případ dalšího rozšiřování funkcí jsou vyvedeny další tři GPIO vývody, které mohou sloužit jako logické vstupy i výstupy. Pro potřeby připojeného převodníku je vyvedena i napájecí linka +5V (společná s MCU) a zem řídicí části zdroje.

Všechny vývody jsou chráněny proti vnějším vlivům sériovými rezistory 51 Ω . Mikrokontrolér je schopen dodat proud v rozsahu až ± 40 mA, avšak je silně doporučeno používat tyto vývody jen jako signální a např. pro buzení LED je vybavit vhodným proudovým zesilovačem.

Zapojení vývodů komunikačního rozhraní v konektoru typu MLW10 je ukazuje tabulka 3.3.

3.8.5 Komunikační protokol

Komunikace přes sériové rozhraní probíhá podle jednoduchého binárního protokolu. Používá se modulační rychlost 1200 Bd, osmibitové rámce s jedním stopbitem, bez parity. Jednotlivé bity rámců jsou odesílány v pořadí od nejméně významného (LSB) po nejvíce významný (MSB). Pole protokolu delší než 8 bitů jsou přenášeny od nejméně významného bytu k nejvíce významnému (Little Endian). Každá zpráva (packet) v libovolném směru má pevnou strukturu podle tabulky 3.4.

Každý packet tvoří kompaktní celek, uvozený identifikačním a zabezpečovacím polem IDENT s konstantní hodnotou 0x5C. Binární podoba tohoto čísla se vyznačuje pravidelně

¹⁾ <http://winide51.wz.cz/>

Číslo vývodu	Název	Funkce
1	+5V	Napájení převodníku
2	RxD	Sériový kanál - vstup dat do MCU
3	TxD	Sériový kanál - výstup dat z MCU
4	GPIO0	GPIO vývod 0
5	GPIO1	GPIO vývod 1
6	GPIO2	GPIO vývod 2
7-10	GND	Signálová a napájecí zem

Tabulka 3.3. Zapojení konektoru komunikačního rozhraní.

Offset	Délka	Název	Popis
0x00	1	IDENT	Identifikační pole (vždy 0x5C).
0x01	1	COMMD	Číslo příkazu/odpovědi.
0x02	2	DTASZ	Velikost datového pole v bytech.
0x04	1	CSUM1	Kontrolní součet 1 (viz text).
0x05	0–65535	DATA	Datové pole (nepovinné).
len-1	1	CSUM2	Kontrolní součet 2 (viz text).

Tabulka 3.4. Struktura packetu komunikačného protokolu.

se střídajícími logickými jedničkami a nulami, což snižuje pravděpodobnost náhodného příjmu stejného bytu např. vlivem rušení. Zároveň slouží k zachycení začátku hlavičky, pokud dojde ke ztrátě synchronizace.

Další mechanismus zabezpečení přenosu představují pole CSUM1 a CSUM2, které obsahují jednoduchý kontrolní součet. K jeho výpočtu je použita funkce exkluzivního osmibitového součtu („XOR“), který je postupně proveden nad všemi dosud přijatými byty s výjimkou kontrolních součtů samotných. Počáteční hodnota výpočetního registru je pole IDENT. První kontrolní součet tedy pokrývá hlavičku packetu, druhý jeho případnou datovou část. Pokud packet datovou část neobsahuje, druhý kontrolní součet se nevysílá.

Pole **COMM** slouží k rozlišení jednotlivých příkazů a odpovědí, ze kterých se skládá komunikace mezi zdrojem a řídicím systémem; jeho hodnota zároveň jednoznačně určuje vnitřní strukturu datové části, pokud je tato potřebná. Příkazy směrem do zdroje mají nejvyšší bit tohoto pole nulový (kódy 0x00–0x7F), odpovědi směrem ze zdroje jedničkový (kódy 0x80–0xFF). Tabulka těchto kódů s výkladem významu je v příloze B.

Pokud se během přenosu vyskytne jakákoli chyba (poškozený rámec, neplatný kontrolní součet apod.), příjem celého packetu je stornován. Příjmový algoritmus je v mikrokontroléru i v ovládacím počítačovém programu implementován pomocí jednoduchého stavového automatu. Detaily v kapitole 3.10.4.

3.9 Řídicí mikrokontrolér

Pro řízení zdroje byl vybrán mikrokontrolér ATMEL AT90PWM3B. Jedná se o osmibitový mikrokontrolér z rodiny Atmel AVR, doplněný o mnoho speciálních funkčních bloků, určených právě pro řízení spínaných zdrojů, elektrických pohonů a dalších aplikací založených na pulzně šířkové modulaci.

Jádro mikrokontroléru je standardní AVR RISC, tedy mikroprocesor s redukovanou instrukční sadou. Instrukce jsou většinou šestnáctibitové, výjimečně dvaatřicetibitové. Výhoda architektury RISC spočívá v rychlejším zpracování instrukcí, čehož se dosahuje technikou *Prefetch & Pipelining* – zatímco je jedna instrukce prováděna, další se již souběžně

načítá z programové paměti a dekoduje. Většinu instrukcí tak lze zpracovat v jediném hodinovém cyklu. Pro porovnání, například starší řada mikrokontrolérů 8051 potřebuje k provedení jediné instrukce hodinových cyklů šest.

Časování mikrokontroléru řídí interní Pierceův oscilátor s externím křemenným krystalem o frekvenci 8 MHz. Další možnost představuje interní RC oscilátor, který však nebude využit vzhledem k nižší přesnosti.

Z **periferních bloků** jmenujme dva široce konfigurovatelné čítače/časovače, sériová rozhraní USART a SPI, 10bitový A/D převodník, tři analogové komparátory a především tři moduly *Power Stage Controllers*, kterým se podrobněji věnuje kapitola 3.9.2.

3.9.1 A/D převodník a analogové komparátory

Mikrokontrolér AT90PWM3B obsahuje **10bitový A/D převodník** pracující na principu postupné aproximace. Samotnému aproximačnímu komparátoru je navíc předřazen obvod Sample and hold a multiplexer, kterým můžeme zvolit jeden z jedenácti nesymetrických nebo dvou symetrických vstupů s nastavitelným zesílením. Rozsah zpracovávaného napětí odpovídá nastavené napěťové referenci:

- interní 2,56 V (nepříliš přesná, dle datasheetu [1] 2,46 V – 2,66 V)
- externí, přivedená na pin AREF (viz kap. 3.5)
- napájení analogové části mikrokontroléru (pin AVCC)

Převod může být spuštěn ručně nastavením bitu **ADSC** v registru **ADCSRA** nebo automaticky určitou událostí v jiném periferním modulu, například přetečením čítače/časovače, překlopením komparátoru a dalších. Je také možný režim volného běhu, kdy je po dokončení převodu okamžitě spuštěn nový. Výsledek je uložen v registrech **ADCL** a **ADCH**.

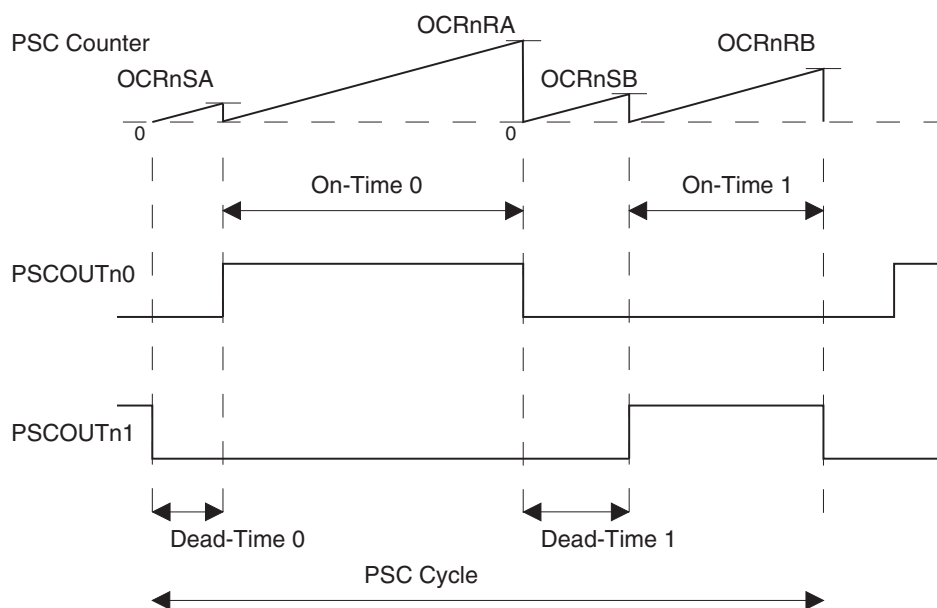
Analogové komparátory jsou k dispozici celkem tři. Jejich neinvertující vstup je vždy vyveden přímo na pin mikrokontroléru, zatímco invertující vstup je připojen na multiplexer, kterým můžeme nastavit rozhodovací úroveň: napětí na společném invertujícím vstupu ACMPM, výstup čtyřnásobného děliče z referenčního napětí A/D převodníku nebo výstupu interního 10bitového D/A převodníku. Poslední možnost de facto umožňuje přímé programové nastavení rozhodovacího napětí. To výhodně využijeme pro nastavení proudového omezení a na vstup komparátoru připojíme výstup snímače primárního proudu z kapitoly 3.7.

3.9.2 Modul PSC

PSC neboli *Power Stage Controller* je specializovaný periferní blok mikrokontroléru, zajišťující generování vysoce přesných PWM signálů téměř bez účasti programu prováděného jádrem mikrokontroléru. Jeho funkce jsou široce konfigurovatelné, můžeme nastavit režim řízení jednoho, dvou či čtyř spínacích prvků, což odpovídá jednočinnému zdroji, polovičnímu a plnému můstku. Tyto bloky obsahuje mikrokontrolér celkem tři a umožňuje je vzájemně synchronizovat, celkem tedy máme k dispozici až 8 PWM výstupů.

V principu se jedná o dvanáctibitový čítač s volitelným zdrojem časování, kterým může být buď násobička frekvence s fázovým závěsem (frekvence až 64 MHz) nebo přímo krystalový oscilátor řídící provádění instrukcí programu (maximálně 16 MHz). Vybraný hodinový signál navíc prochází děličkou (1x – 256x).

K tomuto čítači jsou připojeny čtyři dvanáctibitové registry, `OCR0SA`, `OCR0RA`, `OCR0SB` a `OCR0RB`, které jsou s hodnotou čítače neustále porovnávány. Při rovnosti hodnot je v závislosti na nastavení řídicích registrů generován signál na výstupech (nástupná hrana, sestupná hrana, negace) nebo nulován hlavní čítač. Hodnota těchto registrů přímo řídí časové parametry výstupního signálu zcela bez spotřeby času CPU. Celkem můžeme nastavit čtyři režimy časování (*Four-*, *Two-* a *One Ramp Mode*), které určují význam srovnávacích registrů.



Obrázek 3.8. *Four Ramp Mode* (převzato z [1]).

Například pro řízení dvojčinného zdroje s polovičním můstkem je vhodný režim *Four Ramp Mode*. Časové průběhy čítače a výstupů při tomto pracovním režimu jsou na obr. 3.8.

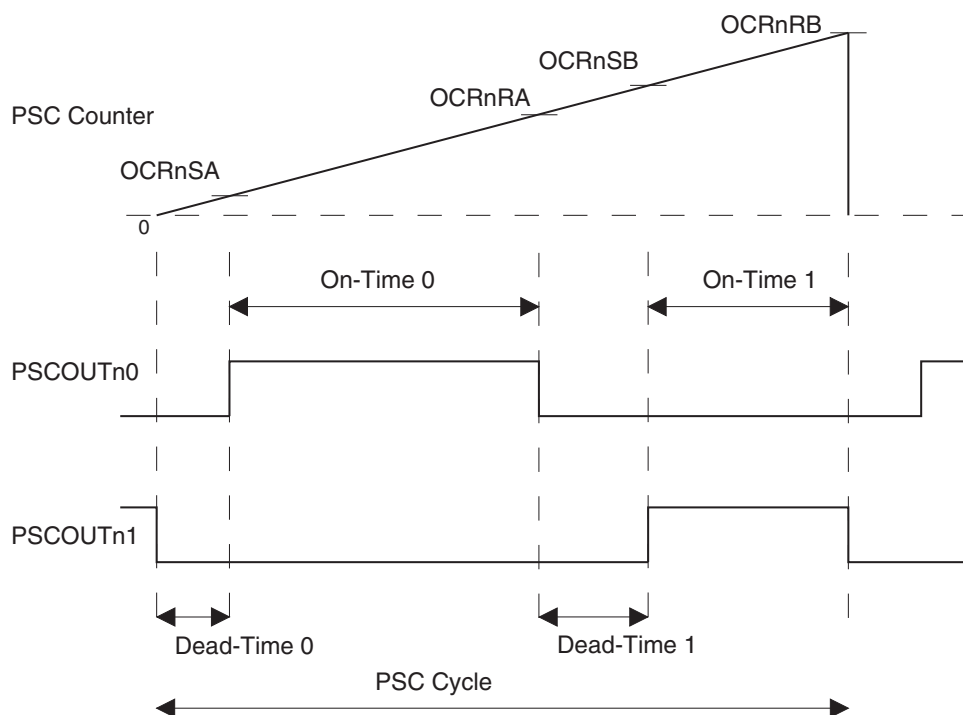
Z hlediska obvodového zapojení můžeme použít výstup PSCOUT00 např. pro horní tranzistor polomůstku a PSCOUT01 pro dolní. Registry OCR0SA a OCR0SB pak řídí délku dead-time (v obou polovinách nezávisle) a registry OCR0RA a OCR0RB délku sepnutí jednotlivých tranzistorů. Délka pracovní periody odpovídá součtu hodnot všech čtyř registrů.

V případě tohoto zdroje použijeme *One Ramp Mode*, kdy je hlavní čítač nulován při rovnosti s **OCR0RB** – tímto registrem řídíme délku pracovní periody zdroje. Jelikož je zdroj jednočinný, stačí nám řídit pouze střidu signálu na jediném PWM výstupu **PSCOUT00**. Ten je nastaven do log. 1 při rovnosti čítače s **OCR0SA**, tento registr tedy nastavíme na nulu a tranzistor bude otevřen se začátkem pracovní periody. Do log. 0 je nastaven při rovnosti čítače s **OCR0RA** – tento registr řídí šířku pulsu a v důsledku dobu sepnutí tranzistoru. Registr **OCR0SB** řídí spouštění A/D převodníku. Časové průběhy zachycuje obr. 3.9.

Modul PSC navíc umožňuje asynchronní řízení prostřednictvím vstupu *PSC input*. V závislosti na nastavení způsobí hrana nebo úroveň na tomto vstupu okamžitou změnu v úrovních na výstupech PSCOUT a/nebo restart hlavního čítače PSC. Je podporováno celkem devět různých režimů vstupu, z nichž některé jsou použitelné jen pro určité režimy časování.

Asynchronní vstup PSC může být připojen buď přímo na jeden z vývodů mikrokontroléru, pokud požadujeme řízení externími obvody nebo na vnitřní komparátor (stejný v pořadí jako daný PSC modul).

Využijeme režim č. 1, který způsobí okamžitou deaktivaci PWM výstupu (rozepnutí tranzistoru) až do okamžiku nejbližšího resetu čítače, neboli začátku nejbližší pracovní periody. Ve spojení s analogovým komparátorem ACO s rozhodovací úrovní nastavenou vnitřním D/A převodníkem, jde o režim určený k realizaci proudového omezení v primárním obvodu.



Obrázek 3.9. *One Ramp Mode* (převzato z [1]).

3.10 Řídicí program

3.10.1 Základní principy

Přestože podstatnou část nízkourovňového řízení zdroje obstarají přímo periferní obvody mikrokontroléru ve vhodné konfiguraci, určitá část aplikační logiky musí být implementována softwarově. Vzhledem k tomu, že jádro může v daném okamžiku provádět pouze jednu úlohu, je třeba pro každou operaci stanovit její prioritu.

Provozní události, jejichž vyhodnocení nesnese odkladu, jsou zpracovávány v obslužných rutinách přerušení. Řada mikrokontrolérů AVR se vyznačuje mnoha oddělenými přerušovacími vektory, pro každou externí událost jeden. To umožňuje velmi rychlou reakci programu, odpadá totiž zdlouhavé vyhodnocování příznakových bitů, které je nutné například u mikrokontrolérů řady PIC s pouhými dvěma společnými přerušovacími vektory. Vzhledem k tomu, že přerušovací systém je u AVR jednoúrovňový a obslužná rutina tedy blokuje další přerušení, je vhodné zůstat v ní co nejkratší dobu.

Časově méně kritické operace můžeme zpracovávat v hlavní programové smyčce, která je obdobou konstruktu *idle-task* známému z prostředí osobních počítačů. Pokud nejsou žádné požadavky k vyřízení, hlavní smyčka běží naprázdno. Tohoto principu se drží koncepce programu, kdy v obslužných rutinách přerušení je provozní událost často pouze zaznamenána (například uložením do speciálních proměnných a nastavením příznakového bitu) a její zpracování je odloženo až do hlavní smyčky.

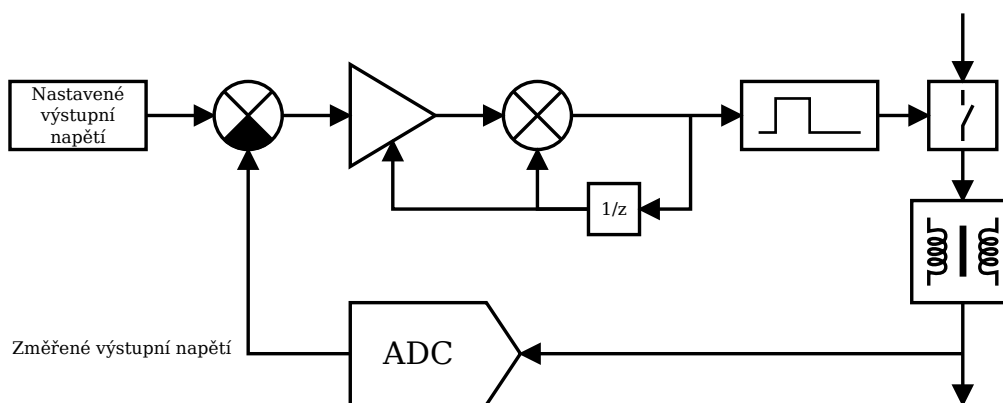
Jeden ze zdrojů přerušení je například sériové rozhraní, které mimo jiné vyvolá přerušení při příchozím bytu. V obsluze tohoto přerušení (`U_RX_COMPLETE_INT`) program pouze uloží nově příchozí byte do proměnné `RXBYTE` a nastaví příznak `RXBYTE_F`. Parser běží v kontextu hlavní smyčky (`U_MAIN`) a neblokuje tak další přerušení.

Při vývoji programu byl také kladen velký důraz na jeho modularitu a jasné definování hranic jednotlivých funkčních bloků – už na úrovni datových proměnných a programo-

vých rutin. Každý z programových modulů má vlastní soubor, oddělenou jednotku (UNIT) a s okolím komunikuje pouze pomocí velmi omezeného rozhraní. Typicky jde o inicializační rutinu `X_INIT`, volanou během startu programu, `X_MAIN` volanou při každém průchodu hlavní smyčkou. Vnitřní záležitosti modulu jsou okolí skryty.

3.10.2 Zpětnovazební regulátor

Stabilizace výstupního napětí je zajištěna softwarovým zpětnovazebním regulátorem, jehož schéma je na obr. 3.10.



Obrázek 3.10. Blokové schéma zpětnovazebního regulátoru

Regulátor porovnává nastavenou a poslední naměřenou hodnotu napětí, které jsou vyjádřeny v krocích A/D převodníku jako 10bitové neznaménkové číslo. Jejich rozdíl, regulační odchylka, je následně dělena koeficientem, vyjadřujícím zesílení zpětnovazební smyčky.

Tento koeficient je závislý na nastavené šířce spínacího pulsu. V důsledku digitálního principu generování PWM signálu v modulu PSC (kap. 3.9.2) totiž přesnost regulace klesá se šířkou pulsu, kterou lze řídit pouze v diskrétních krocích. Pro krátké časy sepnutí tedy vliv každé změny hyperbolicky roste, což je nutné kompenzovat právě změnou zesílení zpětné vazby. Závislost zachycuje tabulka 3.5.

Poměrný čas sepnutí	Dělicí koeficient
> 40 %	4
40 % – 20 %	8
20 % – 10 %	16
< 10 %	32

Tabulka 3.5. Závislost dělicího koeficientu na šířce pulsu.

Toto opatření významně přispívá ke stabilitě zdroje při pracovních podmínkách, které vedou k úzkým pulsům a omezuje rovněž vliv rušení indukovaného do zpětné vazby z vysokonapěťové části.

Výsledná upravená regulační odchylka je pak přičtena k předchozímu nastavení šířky spínacího pulsu (registr OCR0RA). Změna se projeví v nejbližší další pracovní periodě, což zajišťuje funkce *PSC Autolock*.

Zpětnovazební regulátor je implementován v programových modulech `mod_PSC.asm` a `mod_ADC.asm`. Vzhledem k tomu, že zpětnovazební regulace je velmi důležitá a časově kritická činnost mikrokontroléru, celá je prováděna přímo v obslužných rutinách přerušení.

Konkrétně jde o podprogram P_ENDCYCLE_INT, ve kterém je implementován samotný regulátor, a podprogram P_ADC_INT, ve kterém se ukládá změřené výstupní napětí pro další zpracování. Výpočet regulační smyčky je spuštěn vždy s koncem pracovní periody.

3.10.3 Funkce A/D převodníku.

Důležitá součást zpětnovazební smyčky je A/D převodník, měřící výstupní napětí prostřednictvím izolačního zesilovače. Vystává otázka, ve kterém okamžiku pracovní periody toto napětí měřit. Aproximační A/D převodník je systém poměrně citlivý na rušení (pracuje se se signály s úrovní v řádu milivoltů), je tedy vhodné zvolit takový časový úsek, kdy ve zdroji neprobíhají žádné vysokoenergetické přechodové děje. Potřebuje také určitý čas ke zpracování vstupního napětí, přičemž náchylnost k rušení roste se zvyšováním přesnosti aproximace.

Experimentálně bylo zjištěno, že nejvhodnější okamžik ke vzorkování výstupního napětí je těsně po sepnutí tranzistoru v primárním obvodu. Sekundární napětí je v nabíjecí části periody klidné (mírně klesá s vybíjením filtračního kondenzátoru do zátěže). Převod je tak dokončen dříve, než se objeví vysokofrekvenční zákmity neaktivní části periody.

Druhá funkce převodníku je měření napájecího napětí řídicí části, zda je dostatečně velké pro správnou činnost budiče spínacího tranzistoru a izolačního zesilovače napěťové zpětné vazby. Toto napětí je obecně považováno za stálé, není tedy nutné je měřit příliš často. Protože použitý mikrokontrolér obsahuje pouze jediný A/D převodník s multiplexovaným vstupem, je toto měření prováděno vždy po pevném počtu hlavních měření zpětnovazební smyčky; ta během tohoto měření považuje poslední naměřenou hodnotu výstupního napětí za stále platnou.

Hodinový kmitočet převodníku je odvozen od hlavního oscilátoru a je nastaven na 2 MHz, což je maximální kmitočet povolený výrobcem pro zajištění správné funkce. Převod v tomto nastavení trvá asi $10 \mu s$. Obsluhu a nastavení převodníku obstarává programový modul `mod_ADC.asm`. Naměřené hodnoty jsou pak obratem postoupeny modulu `mod_PWM.asm`.

3.10.4 Implementace komunikačního protokolu

Komunikační protokol je implementován ve dvou programových modulech, které tvoří dvě na sebe navazující vrstvy zpracování. Modul `mod_USART.asm` zabezpečuje přístup k portu USART a příjem paketů prostřednictvím stavového automatu. Krok automatu je proveden s každým bytem přijatým ze sériového rozhraní. Jeho stav je uložen v proměnné `RXSTAT`, která může nabývat tří hodnot:

- **RXSTAT_IDENT** - výchozí stav. Momentálně není přijímán žádný packet a čeká se na byte **IDENT**, uvozující nový packet. Všechny ostatní hodnoty jsou ignorovány. Jakmile je tento byte úspěšně přijat, přechází automat do stavu
- **RXSTAT_HEADER**. Je přijímána hlavička packetu a její jednotlivé byty se ukládají do struktury **RXHBUF**. Po přijetí kompletní hlavičky včetně platného kontrolního součtu **CKSUM1** je odeslána zpráva vrstvě **mod_Commands.asm**. Ta může přímo zareagovat vykonáním příslušné akce (pokud packet neobsahuje žádná další data) nebo inicializovat své vnitřní datové struktury a připravit je na příjem datových bytů. Pokud je polem **DTASZ** indikována datová část packetu, přechází automat do stavu
- **RXSTAT_DATA**. Přicházející datové byty jsou předávány vyšší vrstvě za za současného průběžného výpočtu kontrolního součtu. Každý tento byte je okamžitě předán vrstvě **mod_Commands.asm**, která jej může přímo zpracovat nebo uložit do svých interních datových struktur. Po přijetí všech datových bytů s platným kontrolním součtem je rovněž vyslán signál vyšší vrstvě a automat přechází zpět do stavu **RXSTAT_IDENT**.

Modul `mod_Commands.asm` obsahuje samotné zpracování přijatých požadavků. Každý z nich má vyhrazeny až tři obslužné rutiny, `X_HEADER`, `X_BYTE` a `X_COMPLETE`, přičemž poslední dvě jsou použity pouze u příkazů, které nesou datovou část (typicky nastavení

požadovaných provozních parametrů). Tyto rutiny jsou registrovány v tabulce `CMD_TABLE` a jsou volány dynamicky podle přicházejících notifikací od nižší vrstvy.

Odesílací část implementace protokolu je obsažena rovněž v modulu `mod_USART.asm` a principiálně je velmi podobná příjmové. Vstupní brána k odesílacímu algoritmu je rutina `U_SEND`, která v registrech obdrží veškeré údaje potřebné k odeslání packetu - kód odpovědi, délku datové části a ukazatel na proměnnou v RWM, která obsahuje samotná data. Tato rutina inicializuje odesílací stavový automat a přímo odesílá první byte packetu (`IDENT`).

Odesílání jednotlivých bytů je prováděno v kontextu hlavní smyčky, a to neblokujícím způsobem; během odesílání packetu tak hlavní program může provádět další činnosti. Odeslaný byte je sériovým rozhraním indikován nastavením bitu TXC v registru UCSRA, což je zároveň pokyn pro vysílací automat vyzvednout další byte z paměti a předat jej vysílači. Vzhledem k absenci vyhodnocování chybových stavů (vyslání je vždy úspěšné) je algoritmus poněkud jednodušší.

3.11 Návrh desky plošných spojů

Popisovaný zdroj byl realizován na dvouvrstvé desce plošných spojů s prokovenými otvory a nepájivou maskou mimo pájecí plošky. Jako nosný materiál byl zvolen standardní sklolaminátový kompozit FR4 tloušťky 1,5 mm. Motiv plošného spoje je navržen v třídě přesnosti 5, minimální tloušťka spoje je 0,3 mm. Pro návrh byl použit volně dostupný program PlotPC.

3.11.1 Problematika zemnění na DPS

Z důvodu odolnosti proti elektromagnetickému rušení, které nevyhnutelně doprovází každou spínací aplikaci bylo celé zařízení rozděleno do tří galvanicky oddělených částí: primární strana, sekundární strana a řídicí systém, který se silovou částí zdroje komunikuje prostřednictvím tří optočlenů a proudového transformátoru.

Odolnost proti kapacitní (elektrostatické) složce rušení významně zlepšuje rozlití mědi v motivu desky, které by mělo tvořit co nejsouvislejší plochu spojenou se zemí. Zároveň je třeba důsledně dbát na to, aby zpětné zemní proudy od silových součástí tekly pouze v jim vyhrazených koridorech a nenarušovaly například citlivé zpětnovazební obvody. Problémy mohou způsobovat také zemní smyčky (situace, kdy je jeden bod uzemněn více než jednou cestou), do kterých se může indukovat magnetická složka rušení.

V duchu popsaných pravidel jsou až na výjimky všechny signálové cesty řídicí části vedeny po horní straně desky, zatímco na spodní najdeme pouze krátké propoje a velkou plochu stínící rozlité mědi, připojené na řídicí zem. Analogová část řízení má navíc samostatně vedené napájení i zemní plochu, které jsou ke zbytku zapojení připojena v jediném bodě (napájení přes tlumivku L301).

Primární část zdroje je konstruována obdobně, dolní strana desky je tvořena většinou rozlitou mědí tvořící primární zem, kladný pól zdroje a veškeré spoje spínaného obvodu jsou vedeny po horní straně. Spínaný primární obvod je navržen tak, aby měl minimální plochu smyčky, stejně jako obvod budiče spínacího tranzistoru. Toto opatření omezuje rušivý magnetický tok generovaný protékajícím proudem a tedy i rozptylovou indukčnost obvodu.

Z hlediska správného zemnění by bylo ideální použít čtyřvrstvou desku, kde by byly vnitřní vrstvy použity k rozvedení země a napájecích spojů prostřednictvím téměř spojitě měděné plochy. Povrchové vrstvy pak obsahují signálové spoje s rozlitou mědí mezi nimi. Výroba takové desky v kusovém množství je však velmi drahá.

3.11.2 Vysokonapěťová část

V sekundární části je z důvodu přítomnosti vysokého napětí nutné dodržovat patřičné izolační vzdálenosti. Z tohoto důvodu zde bylo upuštěno od rozlití mědi a součástky byly pečlivě rozmístěny, aby byly spoje co nejkratší a co nejdále od sebe navzájem. Extrémně rušící spoj mezi sekundárním vinutím a usměrňovací diodou (vede obdélníkový signál o amplitudě přes 7 kV) byl umístěn co nejdále od řídicí části zdroje.

3.12 Mechanická konstrukce zdroje

Deska plošných spojů je instalována do otevřené skříňky, vyrobené z hliníkového plechu tloušťky 3 mm, ohnuté do tvaru písmene U. Na čelech skříňky jsou umístěny napájecí a výstupní zdířky.

3.13 Ovládací PC program

Ovládací PC program umožňuje ovládání zdroje prostřednictvím převodníku sériového rozhraní na standardní sériový port dle RS/EIA-232. Pro vývoj programu byla zvolena platforma Microsoft .NET a jazyk C#, který umožňuje velmi rychlý a snadný vývoj desktop aplikací s grafickým uživatelským rozhraním (GUI). Programy jsou kompilovány do standardních spustitelných .exe souborů, ke svému běhu vyžadují .NET Framework verze alespoň 3.5, který je v moderních operačních systémech od firmy Microsoft přítomen již od jejich instalace. Existují také alternativní implementace platformy pro ostatní operační systémy, jako je například projekt Mono v prostředí GNU/Linuxu; výsledná aplikace je tedy do určité míry multiplatformní.

3.13.1 Koncepce ovládání

Program v principu supluje hardwarový přední panel přístroje a jeho uživatelské rozhraní se proto snaží chovat podobně. Obsahuje nastavovací i indikační ovládací prvky, informující o aktuálním stavu zdroje.

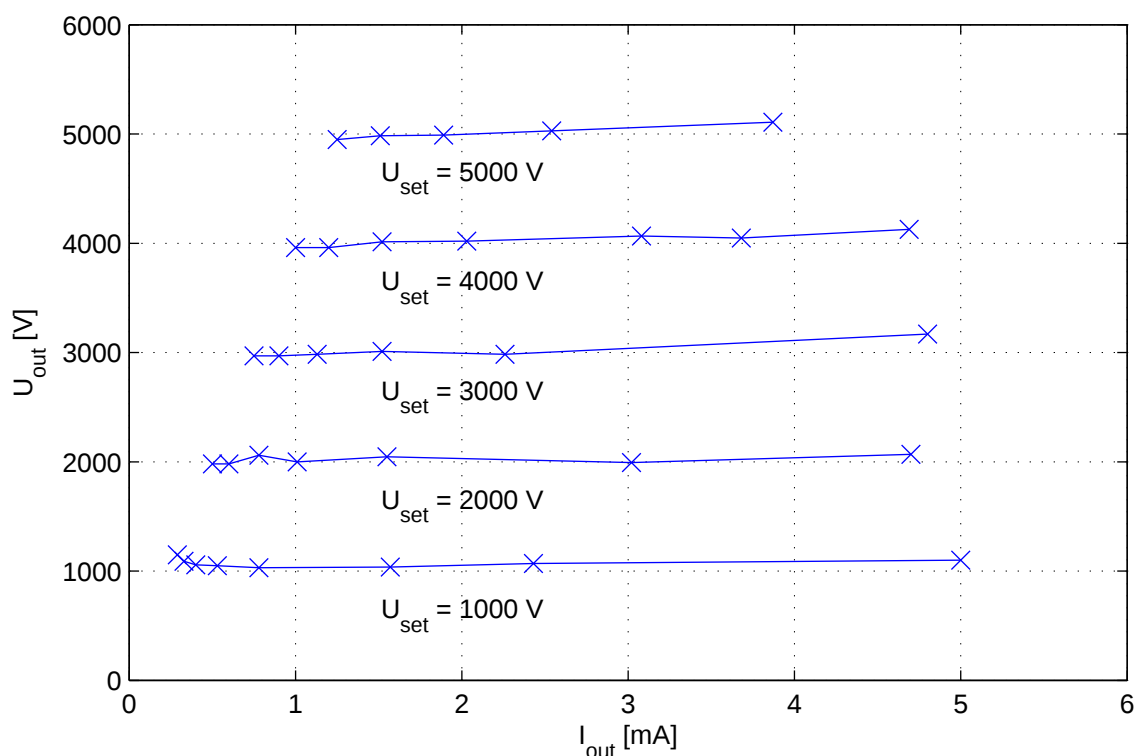
Nastavovací prvky se skládají z editačního pole a tlačítek + a –, které zvýší nebo sníží nastavenou hodnotu o určitý stanovený krok. Pokud využíváme přímého textového vstupu do editačního pole, je toto během zadávání hodnoty podbarveno žlutě. Nastavení vstoupí v platnost po stisku klávesy Enter nebo pokud editační pole ztratí vstupní zaměření. Klávesa Esc obnoví aktuálně platné nastavení. Pokud je zadán a potvrzen neplatný text (formálně se nejedná o číslo nebo je mimo stanovený rozsah), provedené změny jsou ignorovány a je obnoveno aktuálně platné nastavení.

Kapitola 4

Měření

4.1 Měření zatěžovací charakteristiky

Zatěžovací charakteristiky byly měřeny na umělé zátěži, tvořené 18 rezistory $220\text{ k}\Omega$ s přepojovanou odbočkou.



Obrázek 4.1. Zatěžovací charakteristiky zdroje.

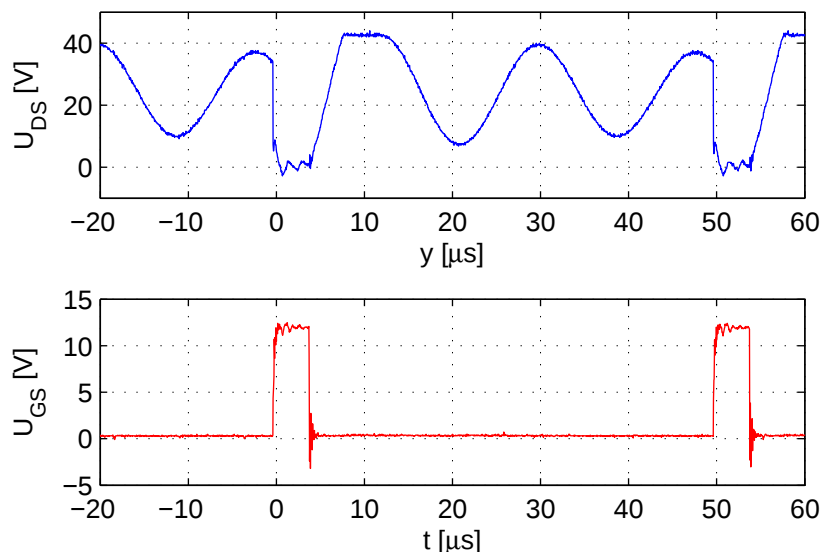
Z grafů je patrné, že napětí zdroje mírně roste se zatížením, zdroj má tedy záporný výstupní odpor. Zpětnovazební regulace vzorkuje výstupní napětí během nabíjecí části pracovní periody, tedy těsně před odevzdáním energie do sekundárního obvodu. Zpětná vazba udržuje konstantní napětí právě v tomto bodě; střední hodnota vynesena v grafu tedy vlivem zvlnění vzroste. Záporný výstupní odpor však s výhodou vykompenzujeme ochranným výstupním rezistorem, který chrání zdroj při zkratu na výstupu.

4.2 Naměřené časové průběhy

Tento oddíl prezentuje časové průběhy obvodových veličin, naměřených v primárním obvodu při různých provozních stavech zdroje. Modrou barvou je značeno napětí na Drainu spínacího tranzistoru, červenou napětí na Gate a černou proud Sourcem, změřený prostřednictvím snímače primárního proudu (kap. 3.7).

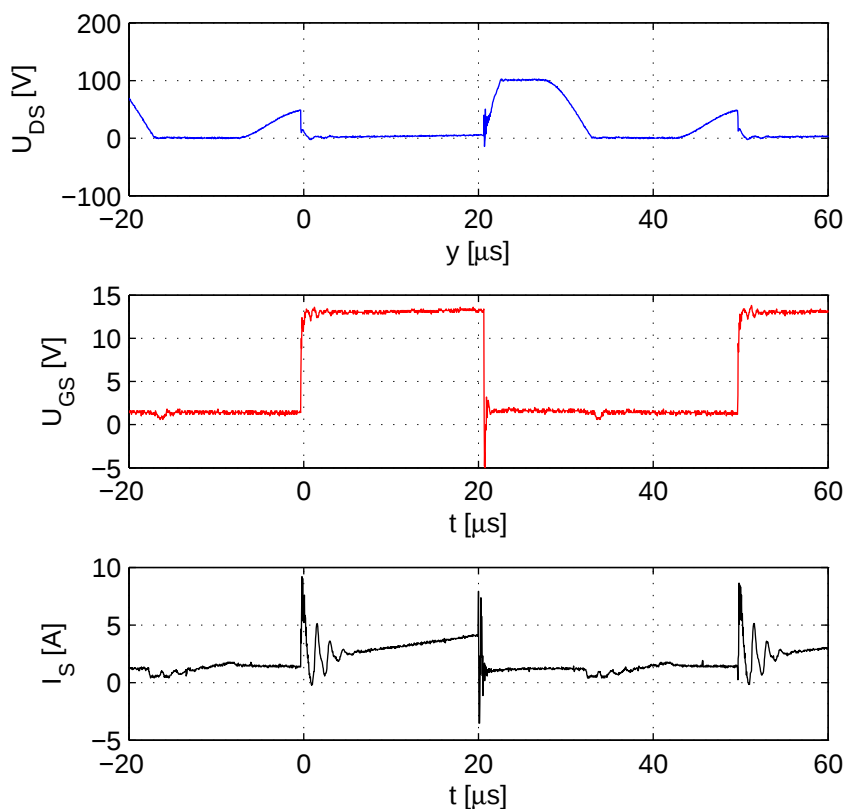
Na obrázku 4.2 jsou průběhy obvodových veličin při nastaveném výstupním napětí 1 kV a zatížení vysokonapětovým rezistorem $4\text{ M}\Omega$. Odebíraný výkon je přibližně $0,25\text{ W}$, zdroj tedy pracuje téměř naprázdno. Je vidět, že tranzistor je v rámci pracovní periody sepnutý velmi krátce. V neaktivní části jsou patrné zákmity; jejich frekvence přibližně odpovídá

rezonanční frekvenci sekundárního vinutí, neboť jeho kapacita má v obvodu dominantní vliv.

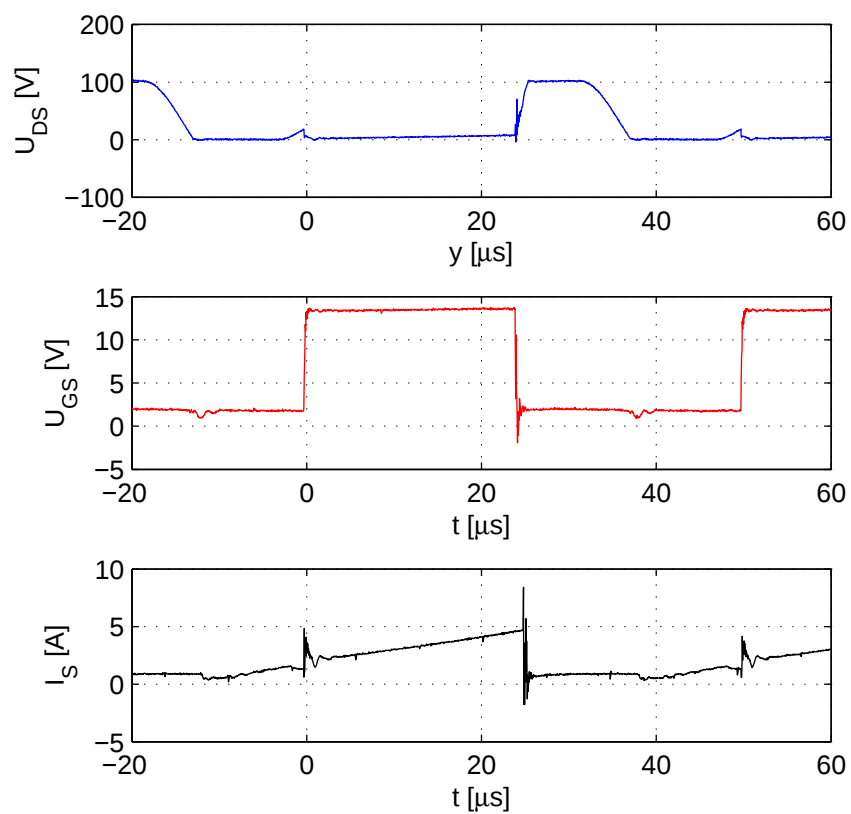


Obrázek 4.2. Průběhy při $U_{out} = 1$ kV, $R_{load} = 4$ MΩ.

Na obrázcích 4.3 a 4.4 jsou průběhy obvodových veličin při nastaveném výstupním napětí 5 kV a zatížení stejným vysokonapětovým rezistorem 4 MΩ, resp. jeho polovinou. Odebíraný výkon je přibližně 6,25 W, resp. 12,5 W. Tranzistor je sepnutý po podstatně větší část pracovní periody (zdroj dodává vyšší výkon). První půlperiody rezonančních zákmitů je oříznuta zpětnou diodou tranzistoru, snímač proudu tedy správně detekuje záporný proud.



Obrázek 4.3. Průběhy při $U_{out} = 5$ kV, $R_{load} = 4$ MΩ.



Obrázek 4.4. Průběhy při $U_{out} = 5$ kV, $R_{load} = 2$ M Ω .

Kapitola 5

Závěr

Cíl bakalářské práce byl analyzovat možnosti konstrukce vysokonapěťového zdroje pro laboratorní použití a prostřednictvím sestaveného prototypu ověřit proveditelnost navrženého řešení.

V průběhu řešení bylo zvažováno několik variant zapojení. Některá byla sice teoreticky funkční (propustný dvojčinný zdroj), avšak jejich realizace nebyla schůdná z hlediska vyrobitelnosti některých komponent.

Nakonec byla zvolena jednočinná blokující topologie Flyback, která svými vlastnostmi nejlépe odpovídá požadavkům, totiž zdroji malého výkonu s vysokým výstupním napětím. Ani toto řešení se nevyhnulo problémům při realizaci, zvláště při výrobě vysokonapěťového transformátoru; ty se však podařilo zvládnout a sestavený prototyp je funkční.

Nad rámec zadání byly doplněny obvody proudového omezení, tato funkce však nebyla do softwaru řídicího mikrokontroléru zahrnuta.

Zdroj nemá žádné hardwarové ovládací prvky, tyto jsou nahrazeny počítačovým ovládacím programem. Komunikační rozhraní je navrženo tak, aby bylo možné jej použít i k připojení hardwarového ovládacího panelu, jehož použitím se prototyp stane samostatně funkčním přístrojem.

Byl ověřen předpoklad, že princip řízení spínaného zdroje pomocí mikrokontroléru je technicky schůdný a poskytuje mnohé výhody, zvláště při odstraňování nepředvídatelných vlivů a tolerancí součástek bez změny obvodového zapojení. Z principu umožňuje snadné digitální řízení prostřednictvím osobního počítače nebo automatizovaného laboratorního měřicího systému – záleží pouze na připojeném rozhraní.

Nejnáročnější část vývoje softwaru se týkala zpětnovazebního regulátoru, konkrétně volby vhodných regulačních konstant vzhledem ke stabilitě zpětnovazební smyčky a kvalitě regulace výstupního napětí.

Literatura

- [1] Atmel Corporation: *AT90PWM3B Datasheet*. [online], staženo 2014-04-19.
http://www.atmel.com/Images/Atmel-4317-8-bit-AVR-Flash-Microcontroller-AT90PWM2-3-2B-3B_datasheet.pdf
- [2] BALOGH, L.: *Design and Application Guide for High Speed MOSFET Gate Drive Circuits*. Texas Instruments, [online], staženo 2013-12-27.
<http://www.ti.com/lit/ml/slup169/slup169.pdf>
- [3] DALESSANDRO, L.; da SILVERIA CAVALCANTE, F.; KOLLAR, J. W.: Self-Capacitance of High-Voltage Transformers. *IEEE Transactions on Power Electronics*, ročník 22, č. 5, září 2007: s. 2081–2092, ISSN 0885-8993.
<http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=4300868>
- [4] Diotec Semiconductor AG: *DD1800 Datasheet*. [online], staženo 2014-05-16.
http://diotec.com/tl_files/diotec/files/pdf/datasheets/dd300
- [5] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 1: Introduction and Basic Magnetics*. Texas Instruments, 2001, [online], staženo 2014-03-03.
<http://www.ti.com/lit/ml/slup123/slup123.pdf>
- [6] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 4: Power Transformer Design*. Texas Instruments, 2001, [online], staženo 2014-03-03.
<http://www.ti.com/lit/ml/slup126/slup126.pdf>
- [7] DIXON, L. H.: *Magnetics Design for Switching Power Supplies. Section 5: Inductor and Flyback Transformer Design*. Texas Instruments, 2001, [online], staženo 2014-03-03.
<http://www.ti.com/lit/ml/slup127/slup127.pdf>
- [8] International Rectifier: *IR2121 Datasheet*. [online], staženo 2014-05-11.
<http://www.irf.com/product-info/datasheets/data/ir2121.pdf>
- [9] International Rectifier: *IRF840 Datasheet*. [online], staženo 2014-05-11.
<http://www.irf.com/product-info/datasheets/data/irf840.pdf>
- [10] KREJČIŘÍK, A.: *Napájecí zdroje I*. BEN - technická literatura, 1996, ISBN 80-86056-02-3.
- [11] KREJČIŘÍK, A.: *Napájecí zdroje II*. BEN - technická literatura, 1996, ISBN 80-86056-03-1.
- [12] MAMMANO, B.: *Current Sensing Solutions for Power Supply Designers*. Texas Instruments, 2001, [online], staženo 2014-04-05.
<http://www.ti.com/lit/ml/slup114/slup114.pdf>
- [13] ON Semiconductor: *TVS/Zener Theory and Design Considerations*. 2005, [online], staženo 2014-04-18.
http://www.onsemi.com/pub_link/Collateral/HBD854-D.PDF
- [14] Texas Instruments: *LM358 Datasheet*. [online], staženo 2014-02-27.
<http://www.ti.com/lit/ds/symlink/lm158-n.pdf>
- [15] Texas Instruments: *TL431 Datasheet*. [online], staženo 2014-02-27.
<http://www.ti.com/lit/ds/symlink/tl431.pdf>
- [16] Texas Instruments: *TL1431 Datasheet*. [online], staženo 2014-04-15.
<http://www.ti.com/lit/ds/symlink/tl1431.pdf>

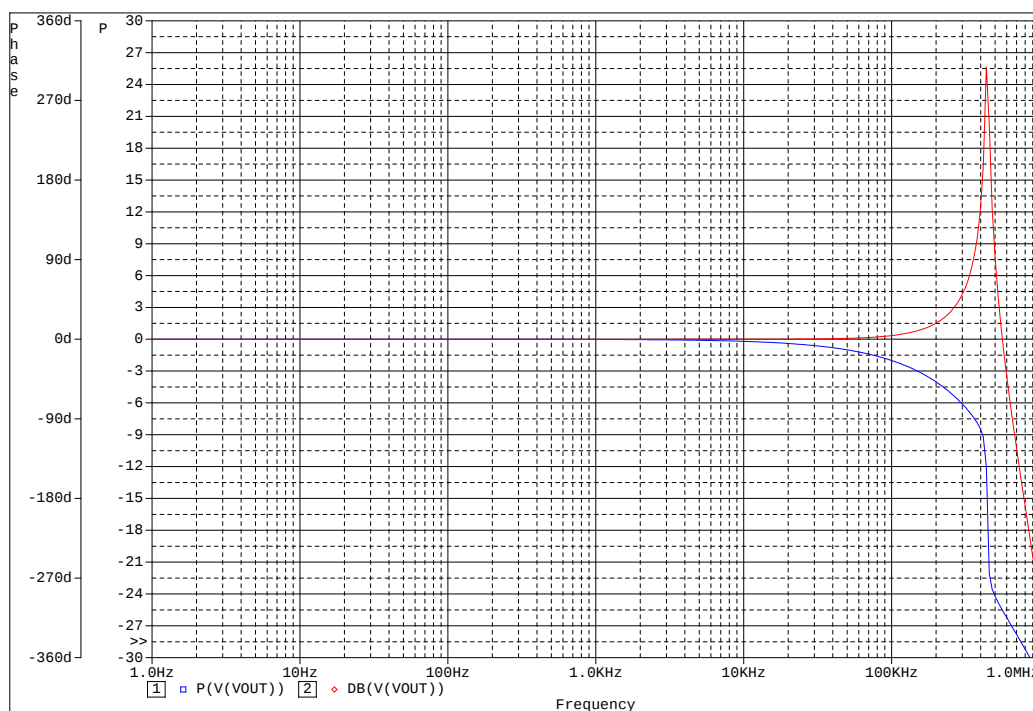
-
- [17] Vishay Semiconductors: *IL300 Datasheet*. [online], staženo 2014-02-27.
<http://www.vishay.com/docs/83622/il300.pdf>

Příloha A

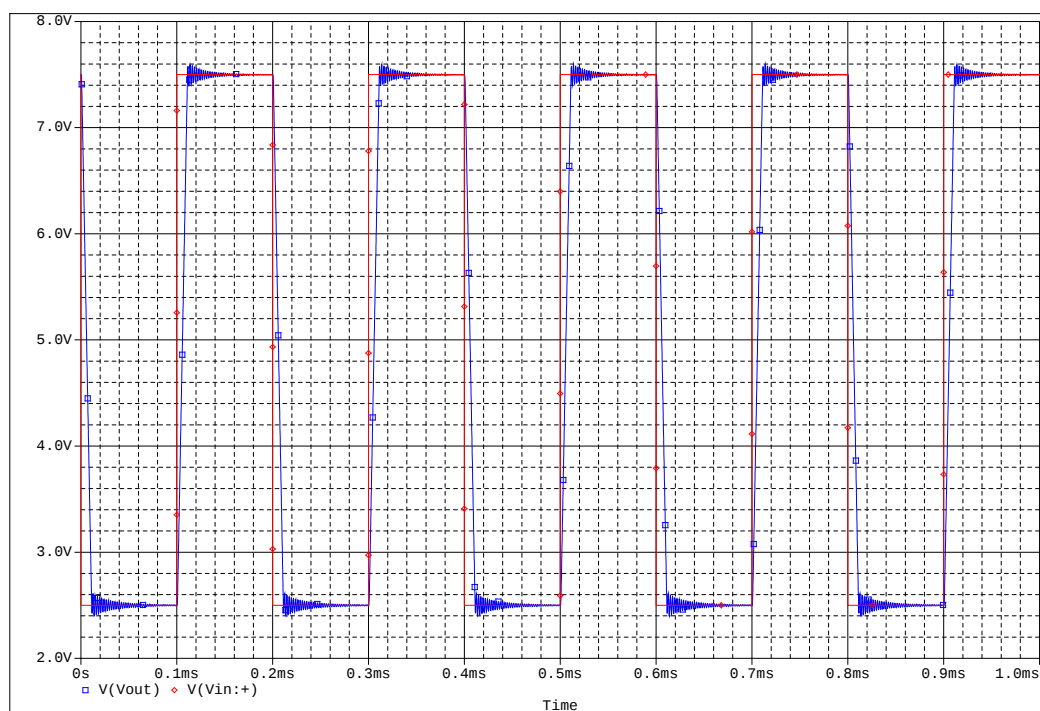
Výstupy simulací

A.1 Izolační zesilovač napěťové zpětné vazby

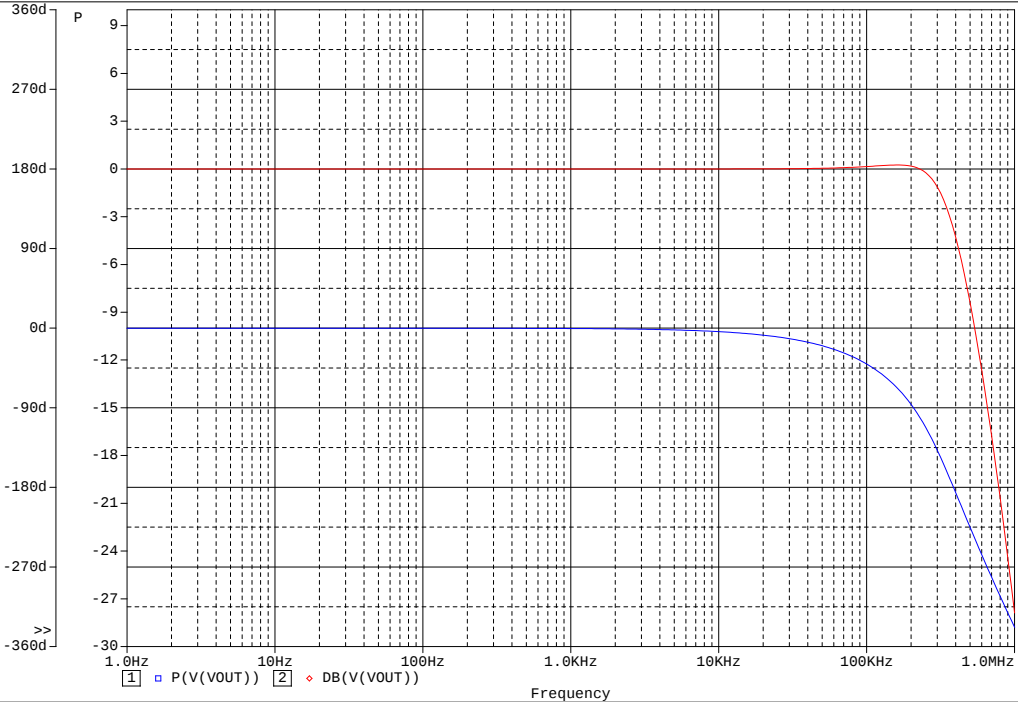
V tomto oddílu jsou prezentovány výsledky počítačové analýzy opticky odděleného napěťového zesilovače, jehož návrh popisuje kapitola 3.6. Uvedeny jsou frekvenční charakteristiky zapojení bez kompenzačního kondenzátoru a s experimentálně stanovenou kompenzací $C_{comp} = 68 \text{ pF}$. Ke každé AC analýze navíc přísluší časová analýza, která ukazuje vliv kompenzace na přenos obdélníkového signálu.



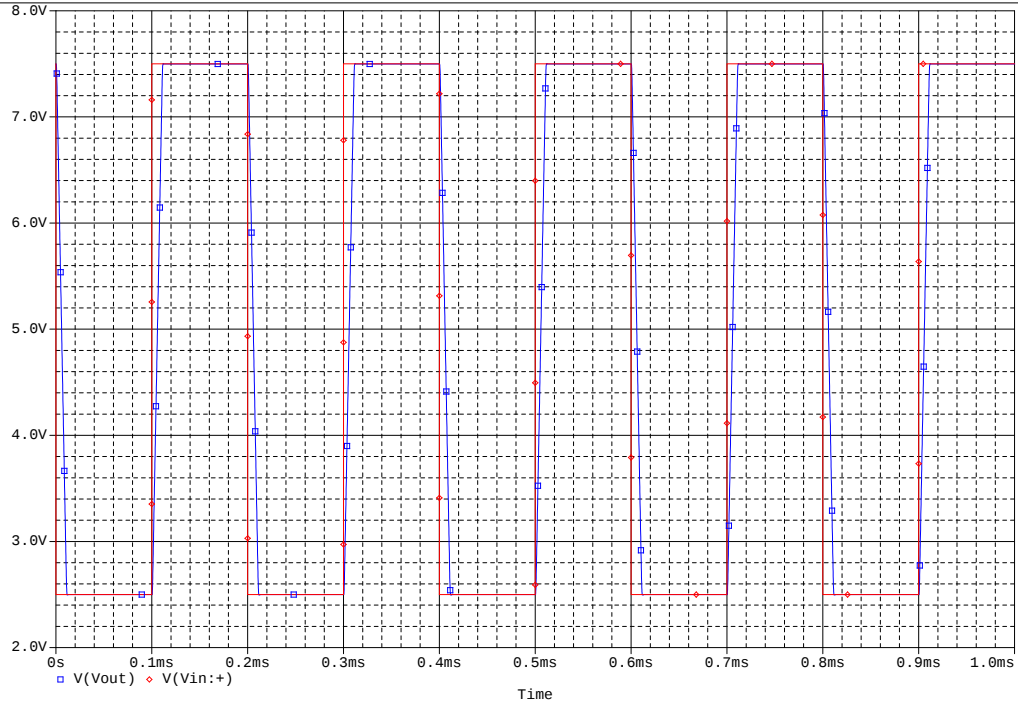
Obrázek A.1. Frekvenční charakteristika zesilovače bez kompenzace.



Obrázek A.2. Přenos obdélníkového signálu ($f = 5$ kHz) bez frekvenční kompenzace.



Obrázek A.3. Frekvenční charakteristika přenosu při $C_{comp} = 68$ pF.



Obrázek A.4. Přenos obdélníkového signálu ($f = 5$ kHz) při $C_{comp} = 68$ pF.

Příloha B

Komunikační protokol

B.1 Kódy příkazů a jejich význam

- **0x00: Reserved**

Bez významu, ignorován.

- **0x01: Echo request**

Požadavek na odeslání ozvěny. Může obsahovat až osm libovolných datových bytů, které jsou obratem odeslány zpátky. Odpověď má kód **0x81**.

- **0x02: Status request**

Požadavek na odeslání informace o stavu zdroje (odpověď **0x82**). Příkaz nenese žádná data.

- **0x03: Set output voltage (ADC units)**

Nastavení výstupního napětí. Datová část obsahuje požadované výstupní napětí zdroje v jednotkách A/D převodníku (bez cejchování), jako 16bitové neznaménkové číslo. Rozsah platných hodnot je 0–1023, maximální hodnota odpovídá maximálnímu dosažitelnému napětí zdroje, nula znamená vypnutý výstup.

- **0x04: Get output voltage (ADC units)**

Načtení aktuálně nastaveného napětí zdroje (odpověď **0x84**). Příkaz nenese žádná data.

- **0x05: Set output voltage**

Nastavení výstupního napětí. Datová část obsahuje požadované výstupní napětí zdroje ve voltech jako 16bitové neznaménkové číslo. Nulové napětí znamená vypnutý výstup.

- **0x06: Get output voltage**

Načtení aktuálně nastaveného napětí zdroje (odpověď **0x86**). Příkaz nenese žádná data.

B.2 Kódy odpovědí a jejich význam

- **0x80: Reserved**

Bez významu, vyhrazeno.

- **0x81: Echo response**

Odpověď na příkaz **Echo request**. Až osm bytů dat přijatých v požadavku je odesláno zpět nadřazenému systému.

- **0x82: Status response**

Informace o stavu zdroje. Datová část má tuto strukturu:

Offset	Délka	Název	Význam
0x00	1	STATUS	Příznakový byte
0x01	2	UO_MSR	Naměřené výstupní napětí

Významy příznakového bytu mají následující význam (log. 1 znamená, že je podmínka splněna):

n	Název	Význam
0	V12GOOD	Napájecí napětí 12 V pro řídicí část je v pořádku.
1	VINGOOD	Napájecí napětí pro silovou část je v pořádku.
2	CRLIMIT	Zdroj je v proudovém omezení.
3		
4		
5		
6		
7		

- **0x84: Get output voltage (ADC units) response**

Odpověď na požadavek 0x04. Datová část obsahuje aktuálně nastavené výstupní napětí zdroje v jednotkách A/D převodníku jako 16bitové neznaménkové číslo.

- **0x86: Get output voltage response**

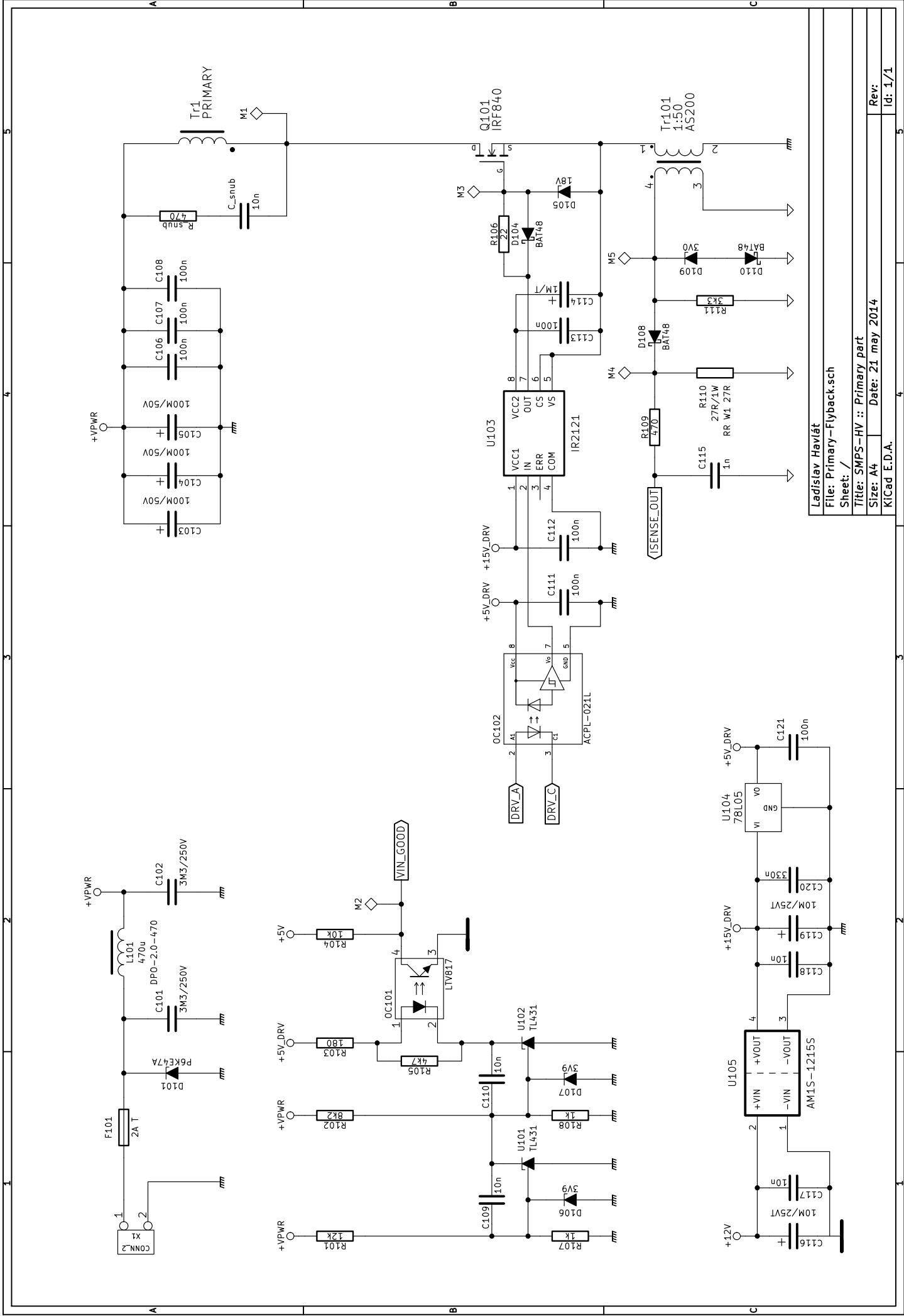
Odpověď na požadavek 0x06. Datová část obsahuje aktuálně nastavené výstupní napětí zdroje ve voltech jako 16bitové neznaménkové číslo.



Příloha C

Schémata

Tato příloha obsahuje schémata zapojení jednotlivých bloků zdroje. Všechny podklady a zdrojové soubory jsou rovněž k dispozici na přiloženém CD.



Ladislav Havlát

File: Primary-Flyback.sch

Sheet: /

Title: SMPS-HV :: Primary part

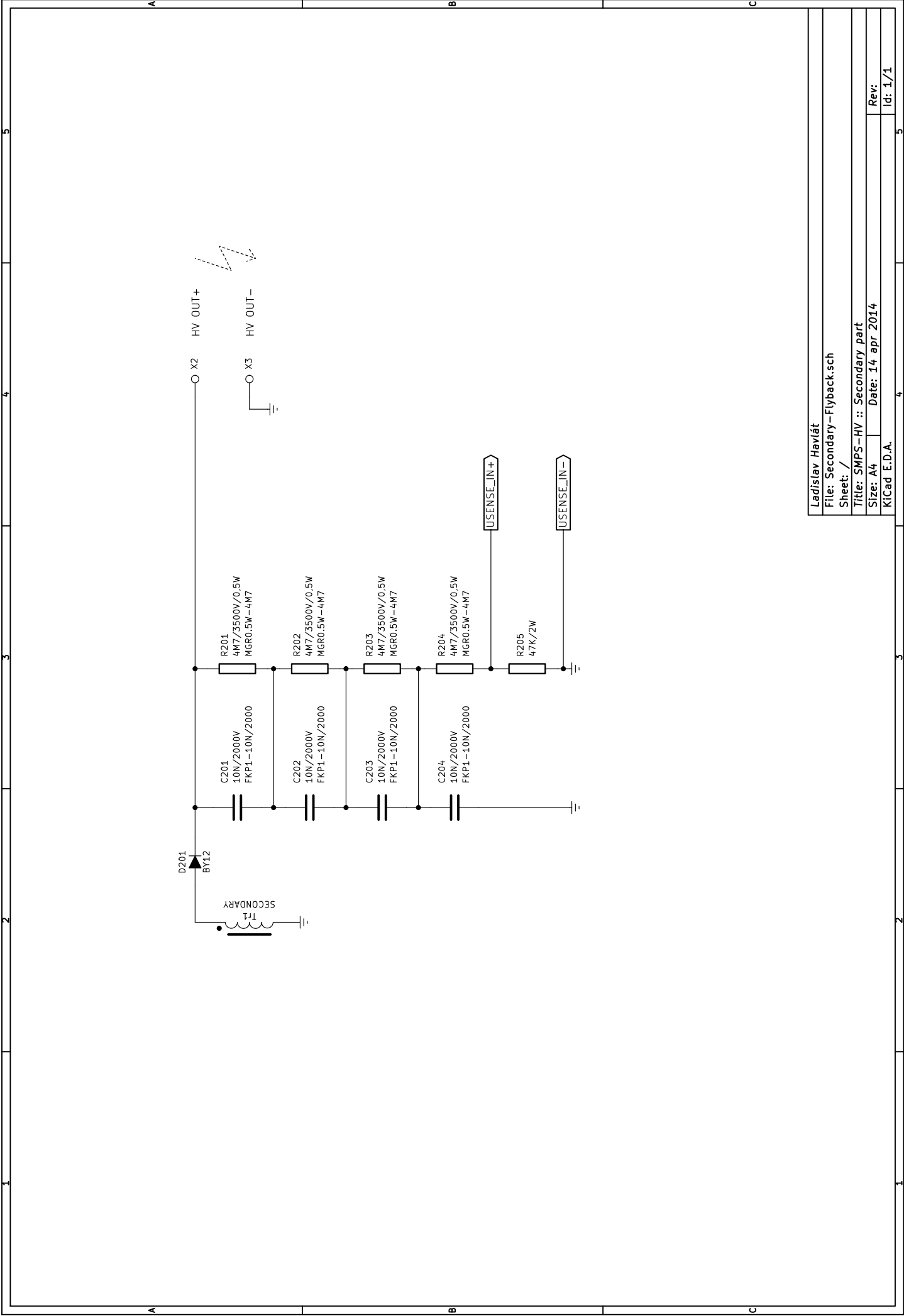
Size: A4

Date: 21 may 2014

KiCad E.D.A.

Rev:

Id: 1/1



Ladislav Haviát

File: Secondary - Flyback.sch

Sheet: /

Title: SMPS-HV :: Secondary part

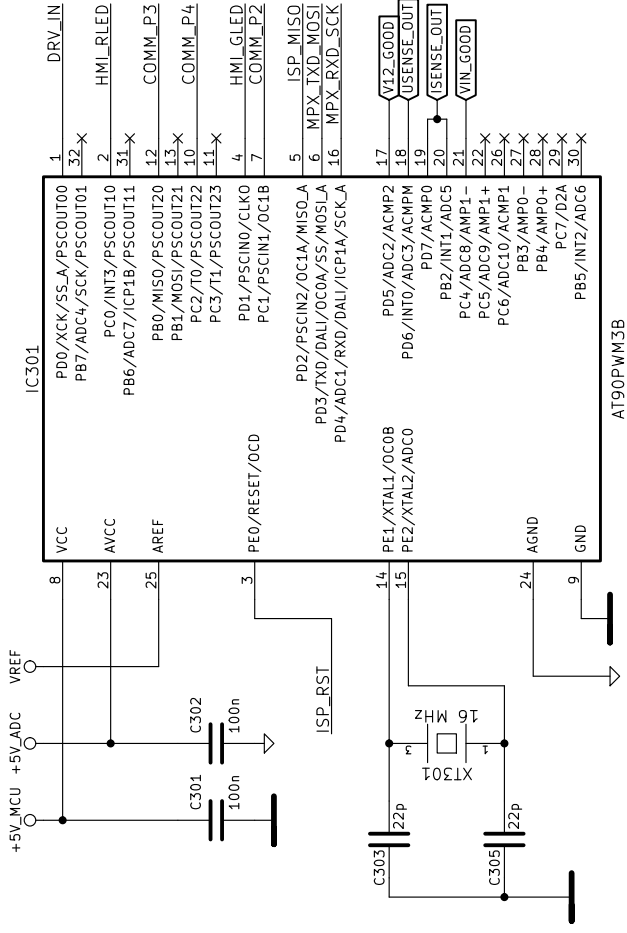
Size: A4

Date: 14 apr 2014

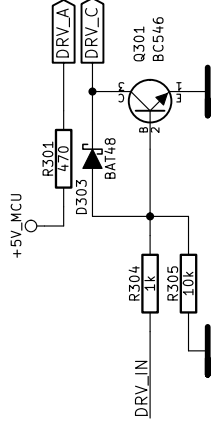
Rev: /

KiCad E.D.A.

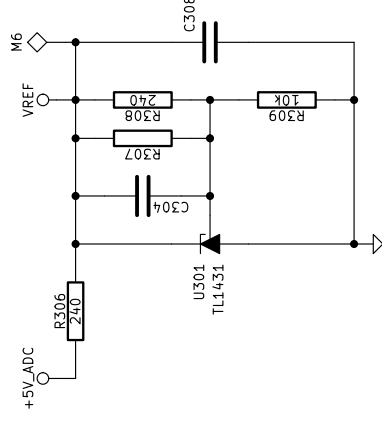
5



LOW-LEVEL CONTROL LEDS

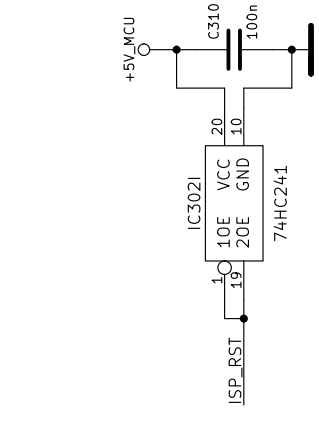


PRIMARY SWITCH INTERFACE DRIVER

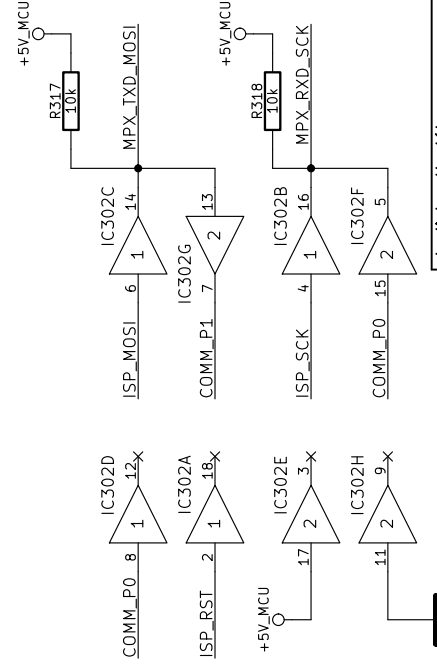


ADC SUPPLY FILTER

2.56V REFERENCE



COMM/ISP SWITCH



Ladislav Havlát
File: Control.sch
Sheet: /
Title: SMPS-HV :: Control part
Size: A4
Date: 21 may 2014
KiCad E.D.A.

Rev:
Id: 1/1

